Дешифратори, шифратори, мультиплексори, демультиплексори

Комбінаційні мікросхеми є комбінацією з простих логічних мікросхем. Але, на відміну від послідовних, вони не володіють пам'яттю, а їх вихідні сигнали ніяк не залежать від комбінації попередніх вхідних сигналів.

Дешифратор (декодер, Decoder) – цифровий пристрій, що має *n* входів і *m* виходів і перетворює вхідний код в сигнал на одній окремій вихідний лінії. Дешифратор називають повним, якщо він має кількість виходів *m*, пов'язаних з кількістю розрядів *n* вхідного двійкового числа співвідношенням $m = 2^n$.

На кожному з його виходів з'являється логічна одиниця тільки в тому випадку, якщо на вхід приходить відповідна комбінація вхідних сигналів.

Функція мікросхем дешифраторів полягає в тому, щоб перетворювати вхідний двійковий код в номер вихідного сигналу, кількість яких відповідає кількості станів двійкового коду, тобто 2^n, де n - кількість розрядів двійкового коду (кількість інформаційних входів дешифратора).

Найпростіший двохрозрядний дешифратор, виконаний зі стандартних логічних елементів І і НЕ, показаний на рис. 6.1. Таблиця істинності двухразрядного дешифратора представлена нижче (табл. 6.1).

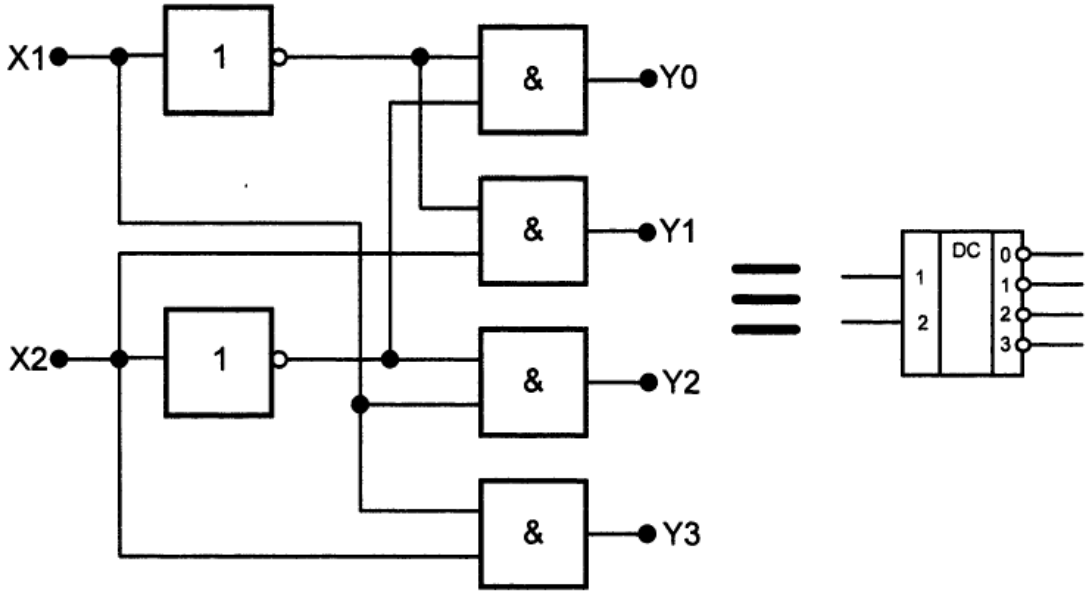

Рис. 6.1. Демонстраційна схема двохрозрядного дешифратора та його умовне графічне позначення

Табл. 6.1. Таблиця станів двохрозрядного дешифратора

Номер вхідного сигналу	Вхід		Вихід			
	X1	X0	Y3	Y2	Y1	Y0
0	0	0	0	0	0	1
1	0	1	0	0	1	0
2	1	0	0	1	0	0
3	1	1	1	0	0	0

У стандартних серіях мікросхем існують дешифратори на 4, 8 або 16 виходів, відповідно вони мають 2, 3 або 4 входи. Ще відмінності між мікросхемами включають в себе входи управління і типи виходів мікросхем (звичайний вихід або вихід із загальним колектором ЗК).

Входи дешифраторів позначають цифрами, яким відповідає вага розряду двійкового числа (1, 2, 4 або 8), а виходи також позначають цифрами (1, 2, 3…m). Мікросхеми стандартних дешифраторів, наприклад, К555ИД14, К555ИД7, К555ИДЗ, рис. 6.2, мають інформаційні входи 1, 2, 4, 8, входи дозволу С1, С2, С3, об'єднані по функції І, а також виходи від 0 до 15. Різниця між цими мікросхемами складається в кількості входів і виходів.

Мікросхеми дешифратори використовують для: дешифрування вхідних кодів; селекція кодів; мультиплексування ліній.

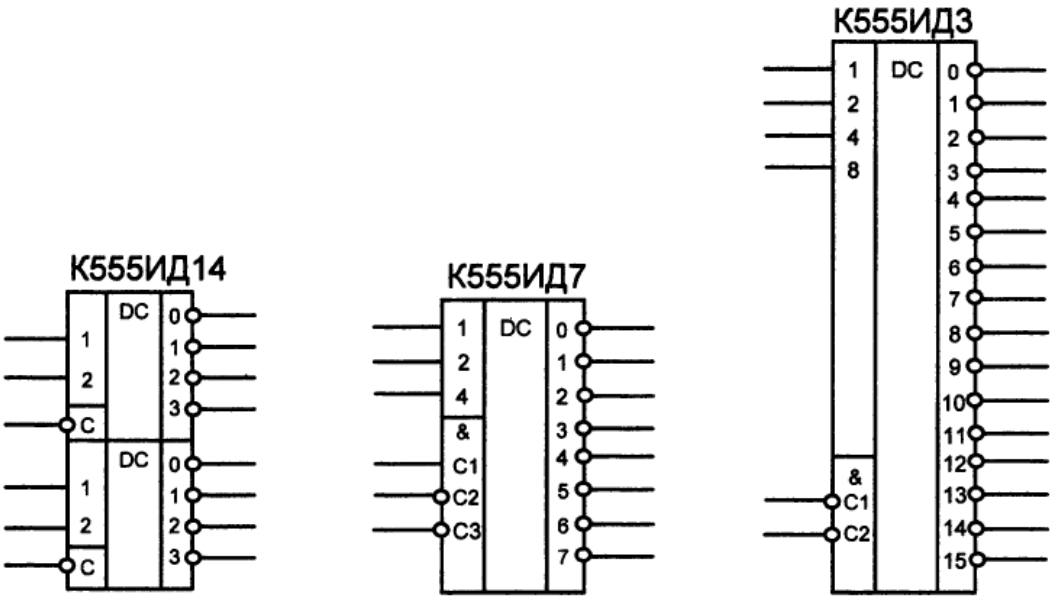

Рис. 6.2. Мікросхеми ТТЛ-дешифраторів

Шифратор – (кодер, Encoder, Coder) цифровий пристрій, що має *n* входів і *m* виходів, перетворює позиційний *n*-розрядний код в *m*-розрядний код. Шифратор називають повним, якщо виконується умова $n = 2^m$.

Мікросхеми шифраторів застосовуються значно рідше, ніж дешифратори. Шифратори виконують функцію, зворотну мікросхемам дешифраторів і мають від 4 до 16 (найчастіше 8) інформаційних входів, від 2 до 4 виходів (найчастіше 3), а також кілька входів і виходів дозволу роботи, рис. 6.3.

Приклад побудови шифратора для перетворення десятирозрядного одиничного коду (десяткових чисел від 0 до 9) в двійковий код наведено на рис. 6.4. Передбачається, що сигнал, відповідний логічній одиниці, в кожен момент часу подається тільки на один вхід. Умовне графічне позначення такого шифратора і таблиця відповідності коду наведені на рис. 6.5.

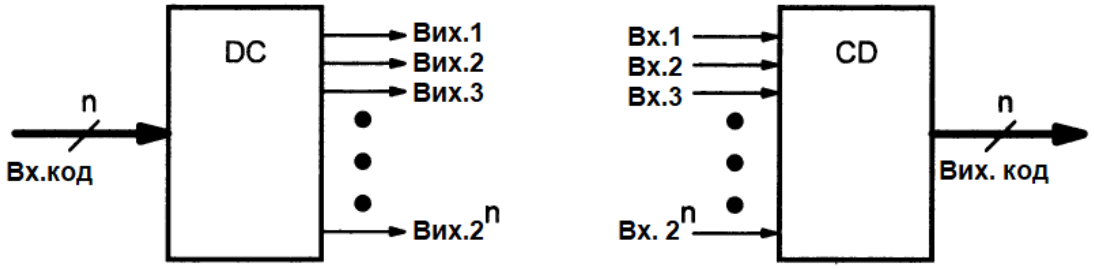

Рис. 6.3. Порівняння функцій дешифратора (зліва) і шифратора (праворуч)

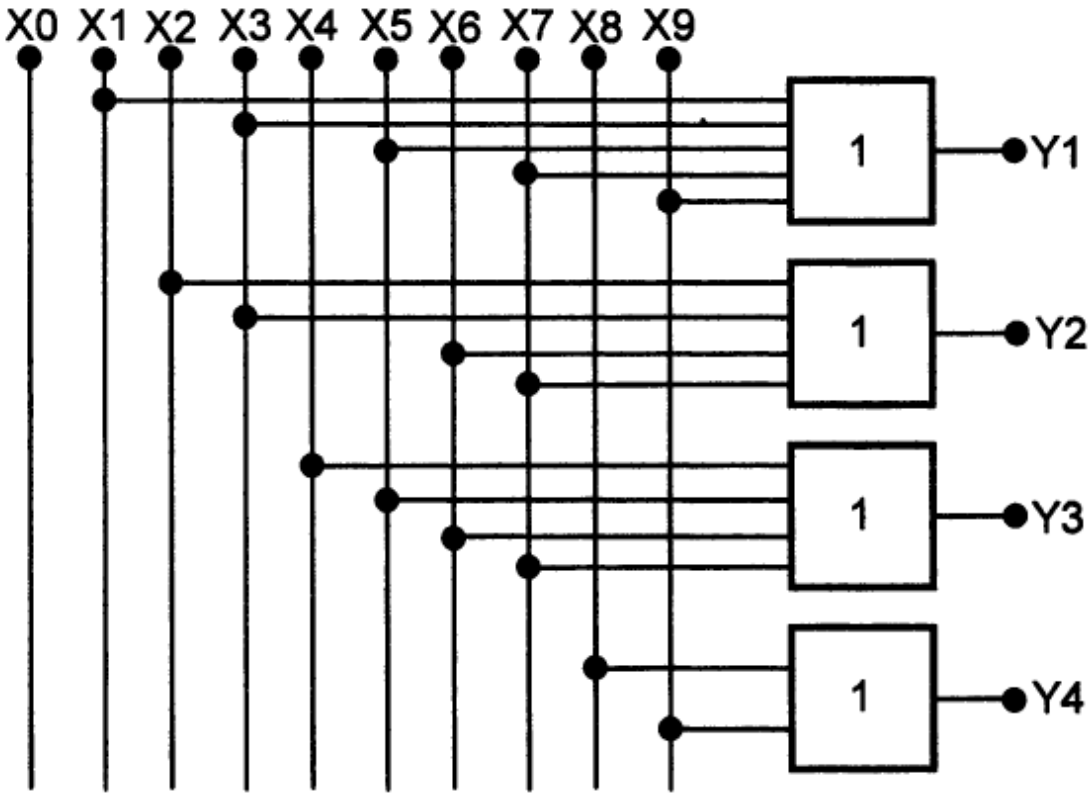

Рис. 6.4. Еквівалентна схема шифратора на основі елементів АБО

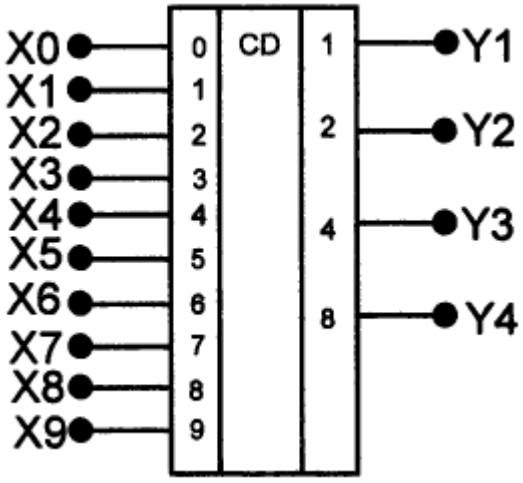

Рис. 6.5. Умовне графічне позначення шифратора

Табл. 6.2. Таблиця станів шифратора

Десяткове число	Двійковий код 8 — 4 — 2 — 1			
	Y1	Y2	Y3	Y4
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

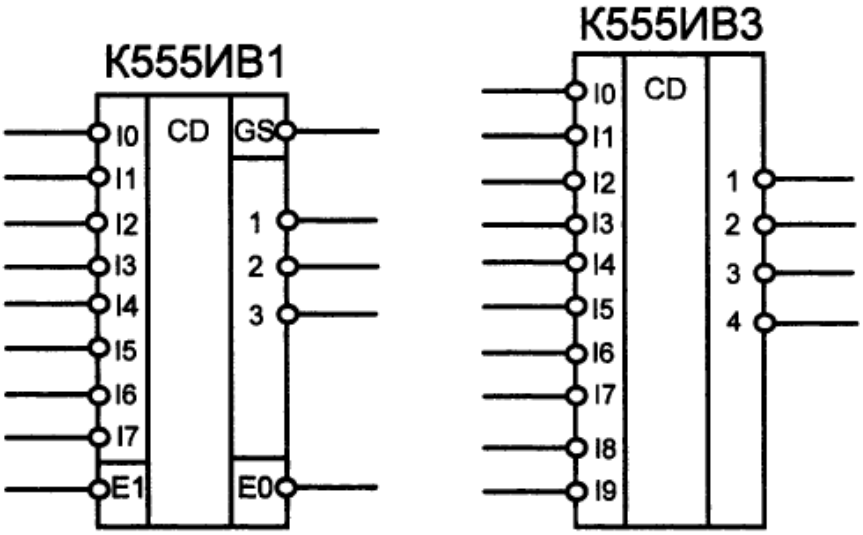

Рис. 6.6. Мікросхеми ТТЛ-шифраторів

Типовими представниками ТТЛ-мікросхем шифраторів є К555ИВ1 і К555ИВ3, рис. 6.6.

Мікросхема шифратора К555ИВ1, рис. 6.6, містить 8 інформаційних входів і три виходи, а також вхід дозволу EI, вихід ознаки приходу будь-якого вхідного сигналу GS і вихід перенесення E0 для об'єднання декількох шифраторів для збільшення їх розрядності. Робота шифратора дозволяється тільки при низькому логічному рівні на вході EI; при високому рівні на ньому на всіх виходах встановлюється рівень логічної одиниці. При відсутності сигналів на входах на виході GS формується логічна одиниця, а на виході E0- логічний нуль. Таблиця станів шифратора К555ИВ1 представлена нижче (табл. 6.3).

Табл. 6.3. Таблиця станів шифратора К555ИВ1

Входи									Виходи				
EI	0	1	2	3	4	5	6	7	GS	4	2	1	EO
1	X	X	X	X	X	X	X	X	1	1	1	1	1
0	1	1	1	1	1	1	1	1	1	1	1	1	0
0	X	X	X	X	X	X	X	0	0	0	0	0	1
0	X	X	X	X	X	X	0	1	0	0	0	1	1
0	X	X	X	X	X	0	1	1	0	0	1	0	1
0	X	X	X	X	0	1	1	1	0	0	1	1	1
0	X	X	X	0	1	1	1	1	0	1	0	0	1
0	X	X	0	1	1	1	1	1	0	1	0	1	1
0	X	0	1	1	1	1	1	1	0	1	1	0	1
0	0	1	1	1	1	1	1	1	0	1	1	1	1

Шифратори застосовують для скорочення кількості сигнальних ліній при передачі сигналів на великі відстані.

Мультиплексор (селектор, Multiplexer) - цифровий пристрій, призначений для почергового передачі на один вихід сигналу з декількох входів.

Мультиплексор має декілька входів – каналів мультиплексора та кілька виходів, які називаються розрядами мультиплексора. Механічний аналог мультиплексора показаний на рис. 6.7, а на рис. 6.8 - електронний варіант його виконання на елементах І та АБО.

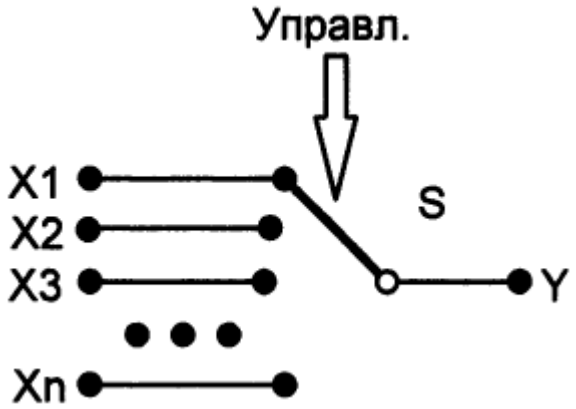

Рис. 6.7. Механічний аналог мультиплексора

Двійковий код, що впливає на адресні входи, відкриває одну з схем І, яка з'єднає з виходом відповідної вхідної лінію. Інформація на виході визначається станом обраного вхідного каналу і не залежить від стану інших каналів.

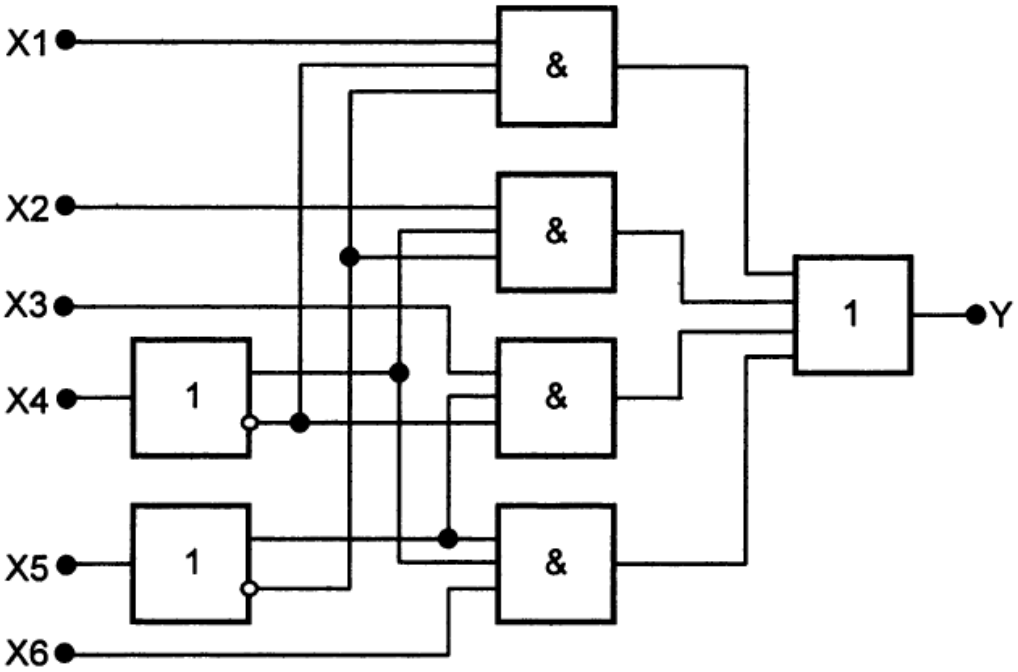

Рис. 6.8. Еквівалентна схему мультиплексора на основі елементів І та АБО

Кількість каналів в мікросхемах мультиплексорах може бути від 2 до 16, а кількість розрядів - від 1 до 4. Управління роботою мультиплексора здійснюється за допомогою адресних входів, на які в двійковому коді надходить номер каналу, з якого в даний момент необхідно передати інформацію на вихід, рис. 6.9.

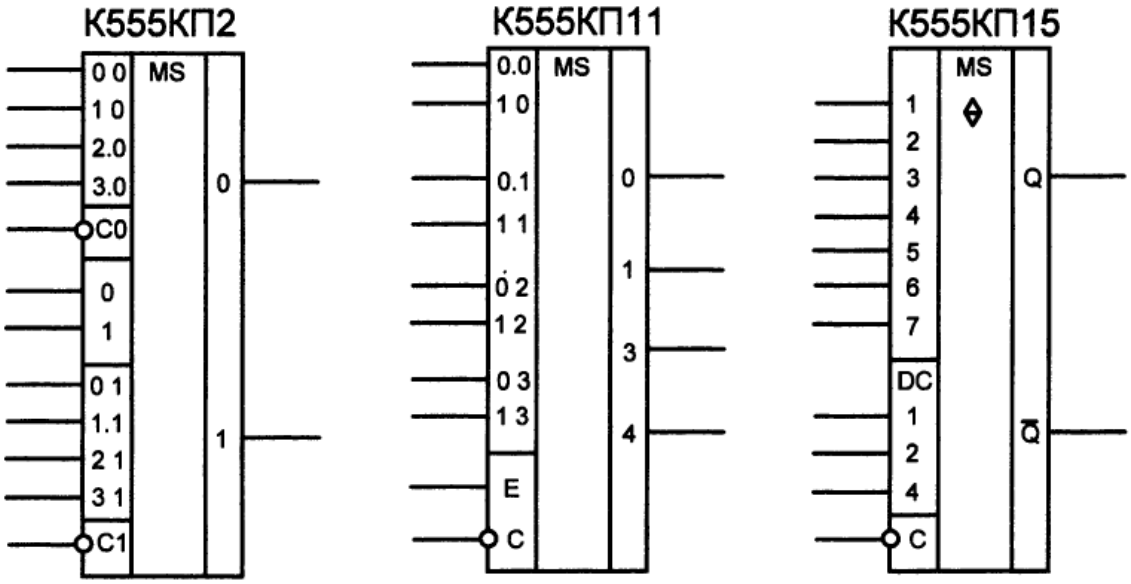

Рис. 6.9. Мікросхеми мультиплексорів

Мікросхеми мультиплексори мають звичайні виходи або ЗК, а також входи дозволу С або EZ. Часто в одній мікросхемі з'єднані два мультиплексора, наприклад, К555КП2. Роботу мультиплексора розглянемо на прикладі мікросхеми К555КП15.

Мікросхема К555КП15 – восьмиканальний однорозрядних мультиплексор, що дозволяє реалізувати восьмипозиційний перемикач сигналів на один напрямок. Таблиця станів 8-канального мультиплексора К555КП15 представлена у (табл. 6.4).

Табл. 6.4. Таблиця станів 8-канального мультиплексора К555КП15

Входи				Виходи	
4	2	1	C	Q	-Q
X	X	X	1	Z	Z
0	0	0	0	D0	-D0
0	0	1	0	D1	-D1
0	1	0	0	D2	-D2
0	1	1	0	D3	-D3
1	0	0	0	D4	-D4
1	0	1	0	D5	-D5
1	1	0	0	D6	-D6
1	1	1	0	D7	-D7

Сигнали на входах 0-7 позначені D0-D7; Q – прямий вихід, -Q – інверсний; Z – третій стан.

Коли на вході дозволу С високий логічний рівень, то на виходах – прямому та інверсному високоімпендансний стан, тобто сигнал відсутній. Активним є низький логічний рівень на вході С. У цьому випадку сигнал на виходах відповідає сигналу на тому вході, номер якого в двійковому коді задається на входах 1, 2, 4.

Демультиплексор (антімультіплексор, Demultiplexer) – цифровий пристрій, призначений для перемикання сигналу з одного інформаційного входу на один з *m* інформаційних виходів. Демультиплексор виконує функцію, зворотну функції мультиплексора.

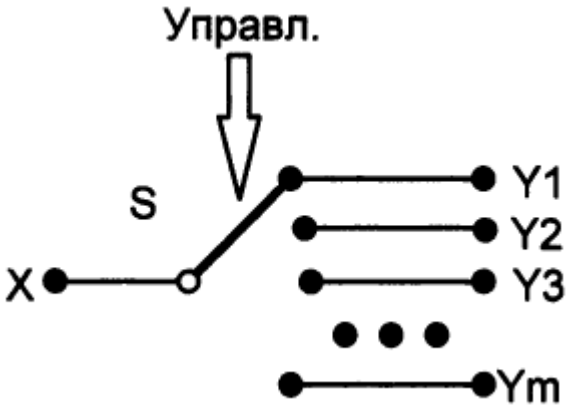

Рис. 6.10. Механічний аналог демультиплексор

Номер виходу, на який в кожен такт машинного часу передається значення вхідного сигналу, визначається адресним кодом. Адресні входи *m* і інформаційні виходи *n* пов'язані співвідношенням $n = 2^m$. На рис. 6.10 показаний механічний аналог демультиплексор. Демультиплексори, рис. 6.11, застосовують для: комутації окремих ліній і багаторозрядних шин; перетворення послідовного коду в паралельний; реалізації логічних функцій.

Для збільшення кількості каналів демультіплексори можна об'єднувати. Як самостійні вироби на інтегральних мікросхемах демультіплексори не випускають. Їх функцію реалізують на дешифратор, що мають входи стробування.

Щоб показати, що дешифратор працює в режимі демультиплексора, в середньому полі умовного графічного позначення ставляться літери DMX або DMS (Demultiplexer), рис. 6.12.

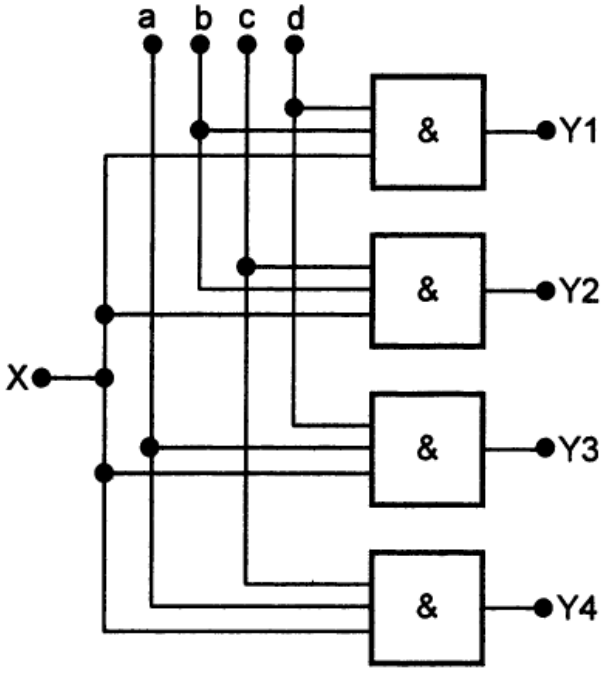

Рис. 6.11. Еквівалентна схема демультиплексора

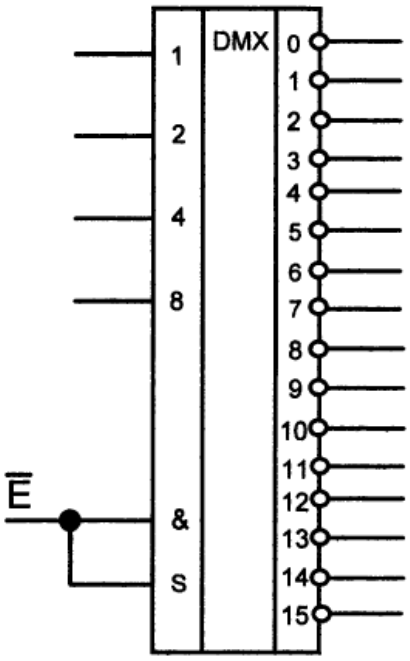

Рис. 6.12. Умовне зображення дешифратора 155ИД3, що працює в режимі демультиплексора