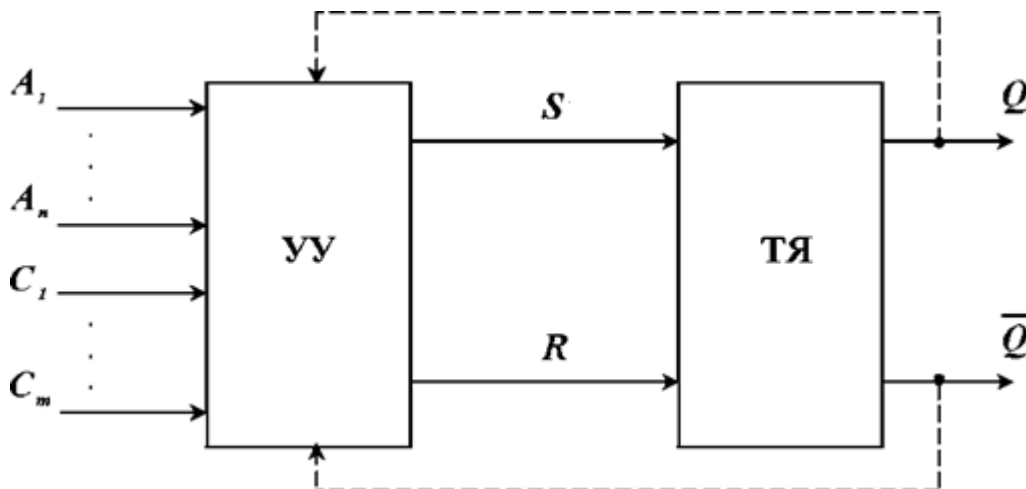


ТРИГЕРИ

Тригери

Тригером називається пристрій з двома стійкими станами. Тригери являють собою найпростіші послідовні пристрої й широко використовуються в електронних пристроях різного призначення як у вигляді самостійних вузлів, так і як елементи для побудови більш складних цифрових пристроїв (лічильників, регістрів, запам'ятовуючих пристроїв).

Основною властивістю тригера є **наявність пам'яті**, під якою мається на увазі його здатність зберігати свій стан («0» або «1») після припинення дії зовнішніх сигналів. Таким чином, тригер є елементарною коміркою пам'яті для зберігання одного двійкового розряду числа.



$A_1 \dots A_n$ – інформаційні сигнали;
 $C_1 \dots C_m$ – тактові сигнали;
 S (set), R (reset) – вхідні сигнали;
 Q – вихідні сигнали

Рис. 1. Структурная схема триггера

RS - тригери

*RS-тригер має два входи керування **S** (set), **R** (reset), з допомогою яких виконується встановлення тригера в той або інший стан*

$Q = 1$ при $S=1$ та $R=0$ (встановлення тригера);

$Q = 0$ при $S=0$ і $R=1$ (скидання тригера);

$Q^{n+1} = Q^n$: при $S=R=0$ (режим зберігання попереднього стану);

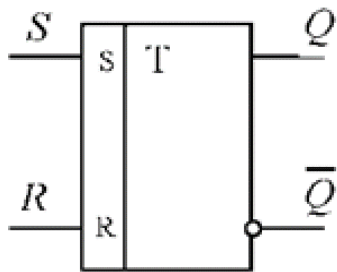
$S=R=1$ – заборонена комбінація сигналів керування, яка може привести до невизначеного стану тригера.

Таблиця станів
Повна

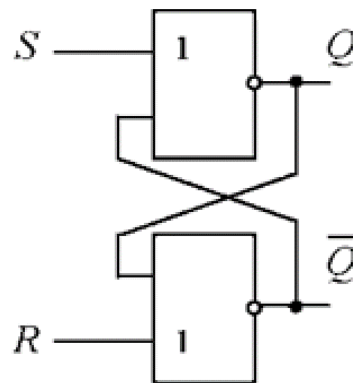
R	S	Q^n	Q^{n+1}
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	×
1	1	1	×

Скорочена

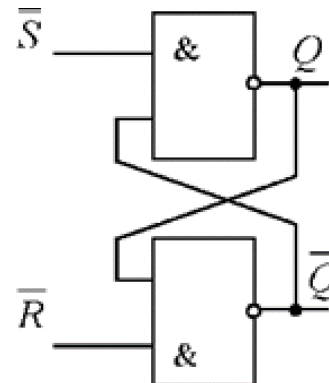
R	S	Q^{n+1}
0	0	Q^n
0	1	1
1	0	0
1	1	×



а



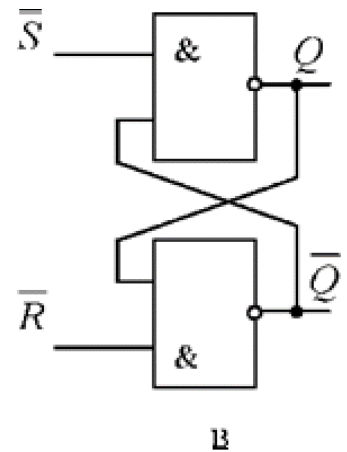
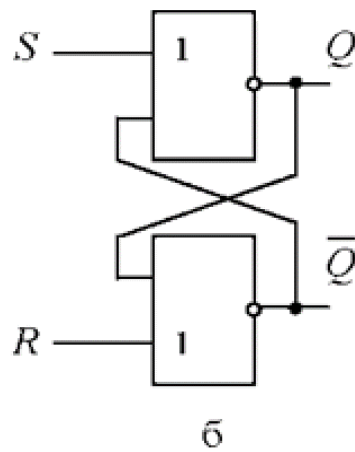
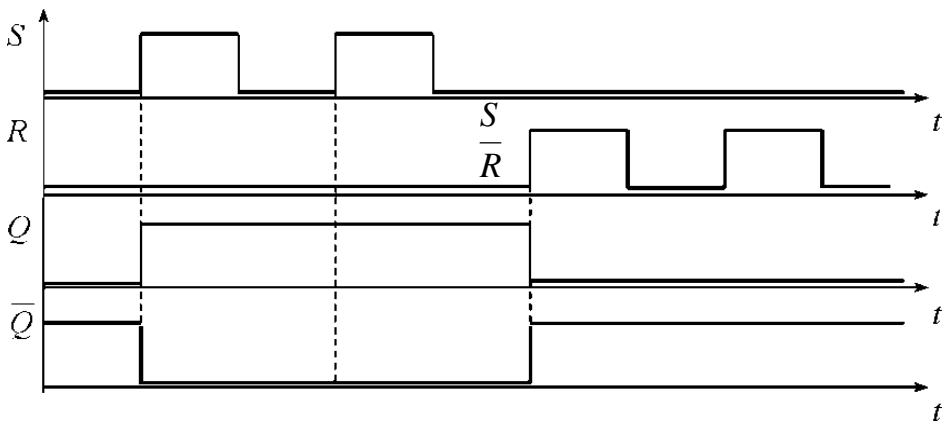
б



в

RS - тригери

Розглянутий тригер є **асинхронним**, тому що зміна його стану відбувається безпосередньо з надходженням сигналів. Принцип роботи асинхронного RS-тригера пояснюється часовими діаграмами



Схемотехнічно RS-тригер може бути реалізований на елементах 2АБО-НЕ (рис. 2, б) та 2 І-НЕ (рис. 2, в) з використанням перехресних позитивних зворотних зв'язків. У тригері на елементах 2І-НЕ зміна стану відбувається при низьких рівнях сигналів $\bar{S} \bar{R}$

RS - тригери

RS-тригер зі синхронізацією за рівнем

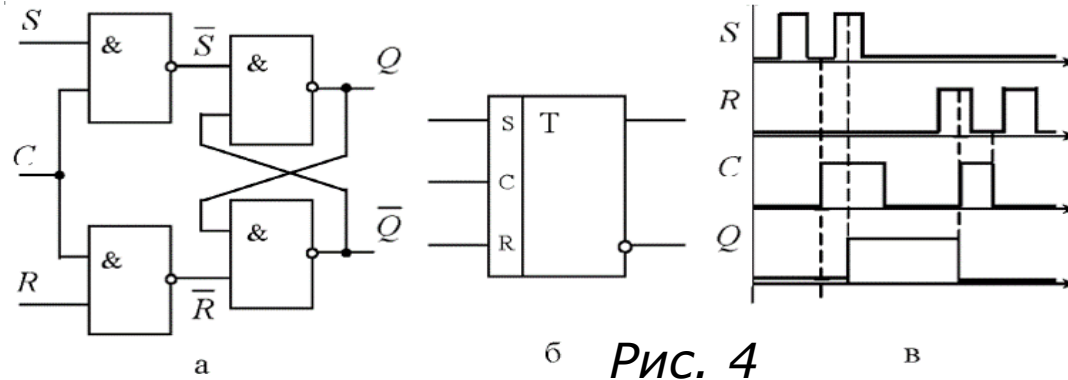


Рис. 4

У синхронних RS-тригерах можуть бути використані різні способи синхронізації. На рис. 4, а і б показана схематична реалізація та умовне позначення RS-тригера з синхронізацією за рівнем (високий). На рис. 4, в наведені діаграми роботи такого тригера. Зміна станів відбувається тільки при високих рівнях сигналу синхронізації С.

RS-тригер з синхронізацією за заднім фронтом

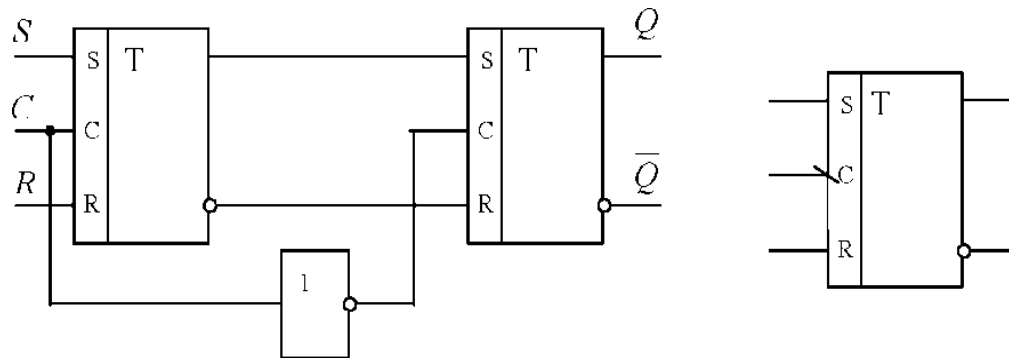
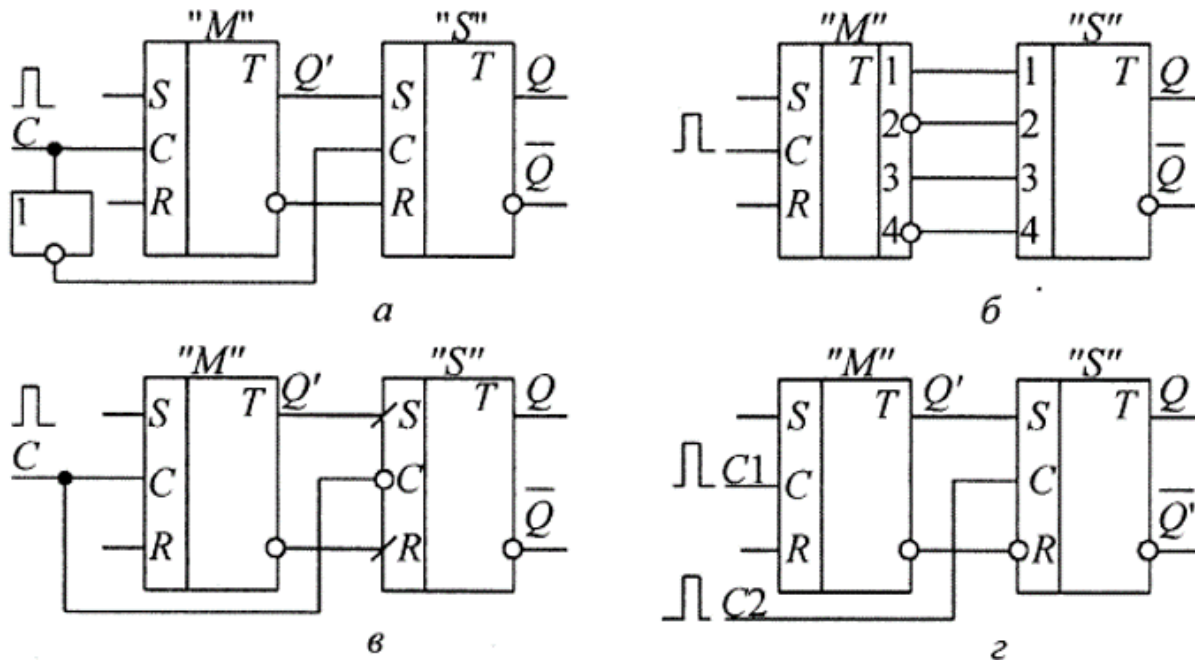


Рис. 5

У RS-тригері з синхронізацією по фронту зміна стану відбувається в момент зміни рівня сигналу С. При цьому можлива синхронізація як за переднім, так і за заднім фронтом (зрізу). Такі тригери будуються за двоступеневою схемою і в них процеси прийому і запису даних розділені в часі. Схема тригера з синхронізацією за заднім фронтом та його умовне позначення наведені на рис. 5.

RS - тригери

Двоступеневий тригер будують за способом «М-S» і забезпечують поєднання двох процесів - одночасного записування нової інформації та зчитування старої. Під час дії синхроімпульсу С перший ступінь «М» (Master - основний) приймає нову вхідну інформацію, а друга ступінь "S" (Slave - допоміжній) в цей час передає у зовнішні схеми стару інформацію. По завершенню синхроімпульсу С інформація з першої ступені переписується до другої ступені.



При однотоктному обміні інформацією зв'язок між ступенями реалізується за допомогою інвертора (рис. 6, а), зв'язками, що заборонені (рис. 6, б) або різнополярного керування (рис. 6, в). При двотоктному обміні зв'язок між ступенями забезпечується двома серіями синхросигналів - C1 и C2 (рис. 6, г).

Рис. 6

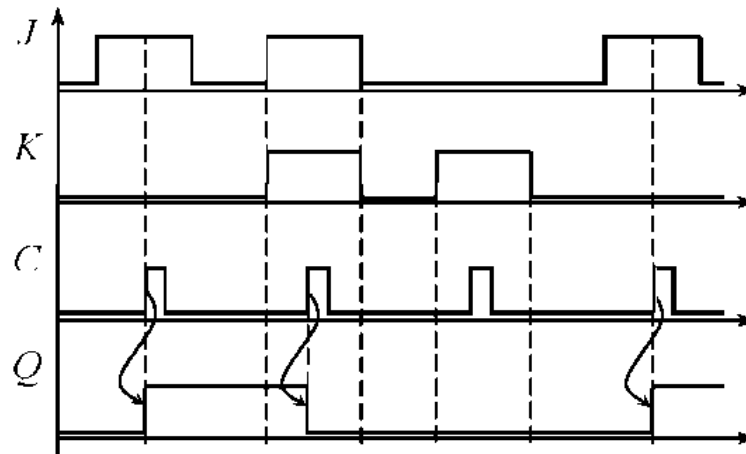
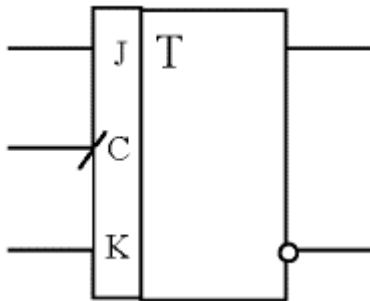
JK-тригери

JK-тригер має два керуючих входу **J** (jump) і **K** (keep) та функціонує подібно RS-тригеру, але при цьому не має заборонених комбінацій керуючих сигналів. **J** - вхід подібний **S** - входу, а **K**-вхід подібний **R**-входу.

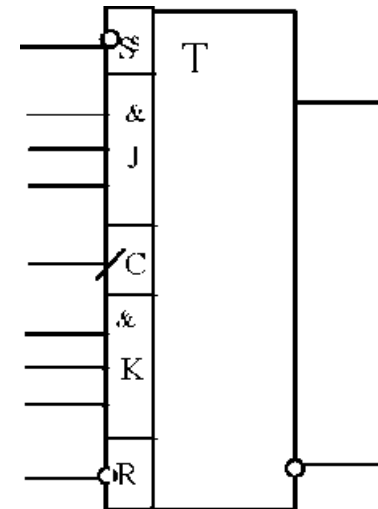
При всіх комбінаціях сигналів на вході, крім $J = K = 1$, він діє подібно RS-тригеру. При $J = K = 1$ в кожному такті відбувається «перекидання» тригера і його стан змінюється на протилежне

Таблиця станів

J	K	Q^{n+1}
0	0	Q^n
0	1	0
1	0	1
1	1	$\overline{Q^n}$



Мікросхема 7472

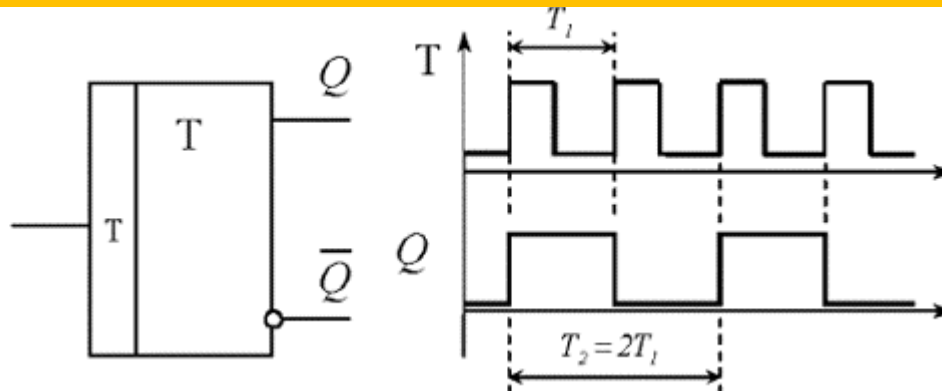


T-тригери

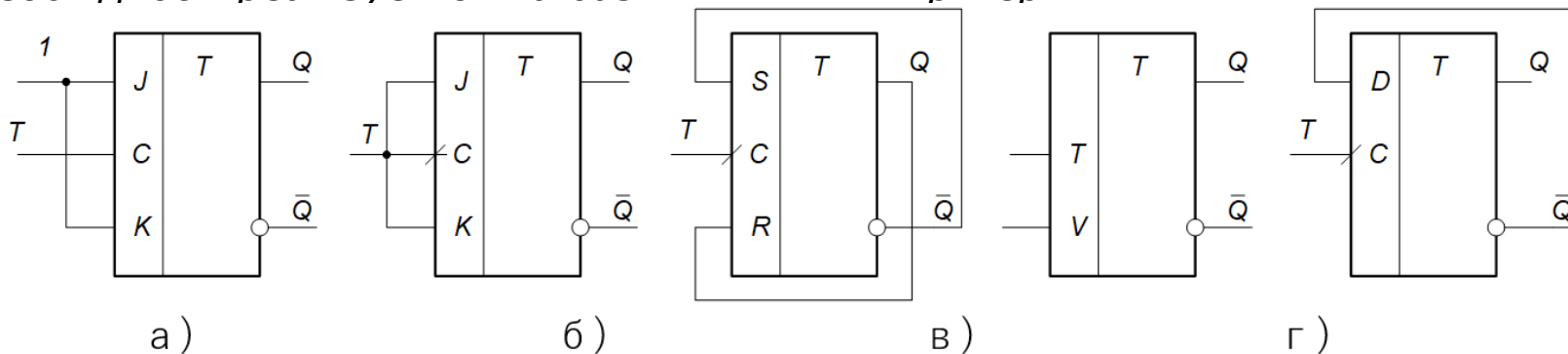
T-тригери називають лічильними і застосовуються для побудови лічильників та дільників частоти. Такий тригер має один тактовий вхід і його стан змінюється кожен раз при подачі тактового імпульсу $T = 1$ і залишається незмінним при $T = 0$

Таблиця станів

T	Q^{n+1}
0	Q^n
1	$\overline{Q^n}$



T-тригер ділить частоту вхідних імпульсів в 2 рази. Для отримання великих значень коефіцієнта ділення частоти застосовується каскадне з'єднання T-тригерів. Як самостійний виріб T-тригер у вигляді ІС не випускається і при необхідності реалізується на базі інших типів тригерів.

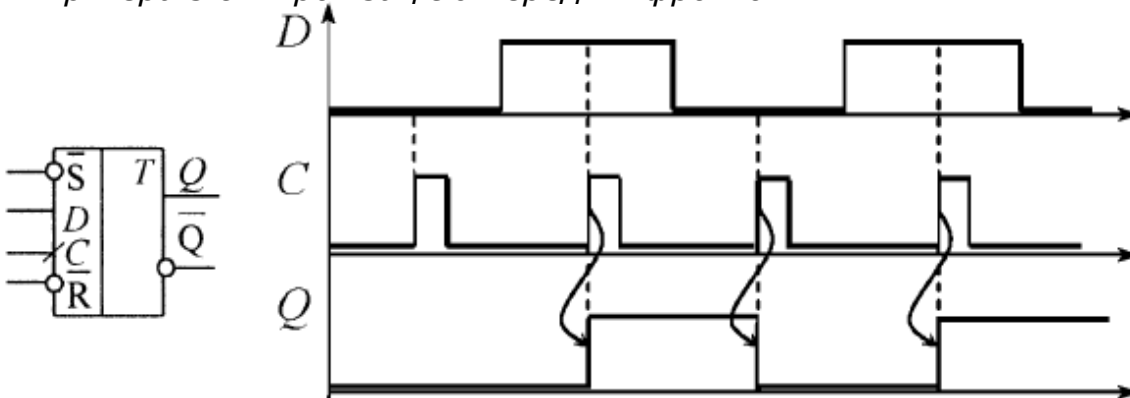


В окремих випадках для розширення функціональних можливостей T-тригер забезпечується R і V-входами (вхід дозволу зміни стану)

D-тригери

Особливістю **D-тригера** (тригера затримки) є те, що він зберігає інформацію, що надійшла на D-вхід в попередньому такті роботи до приходу синхроімпульсу, тобто його стан може змінюватися з затримкою на один такт. Синхронізація роботи проводиться за переднім або заднім фронтом.

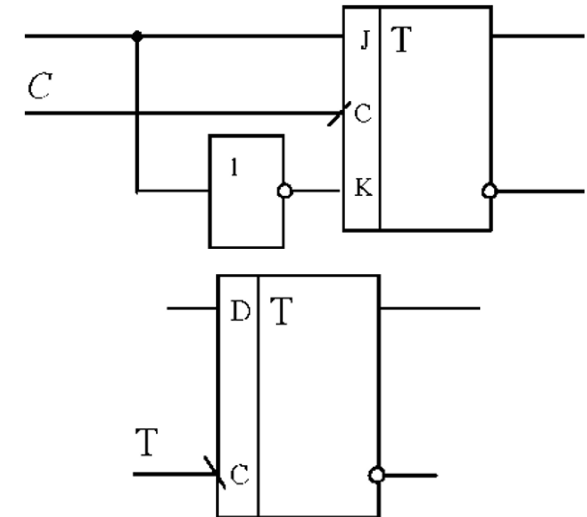
D-тригера з синхронізацією переднім фронтом



Таблиця станів

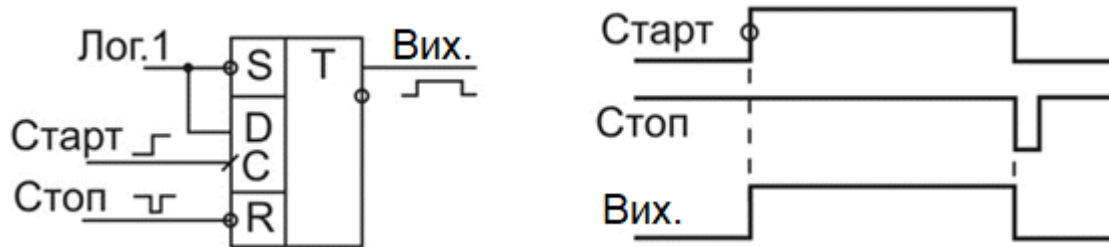
Входи				Виходи	
-S	-R	C	D	Q	-Q
0	1	X	X	1	0
1	0	X	X	0	1
0	0	X	X	Не визначено	
1	1	0→1	1	1	0
1	1	0→1	0	0	1
1	1	0	X	Не міняється	
1	1	1	X	Не міняється	
1	1	1→0	X	Не міняється	

Варіанти реалізації D-тригера

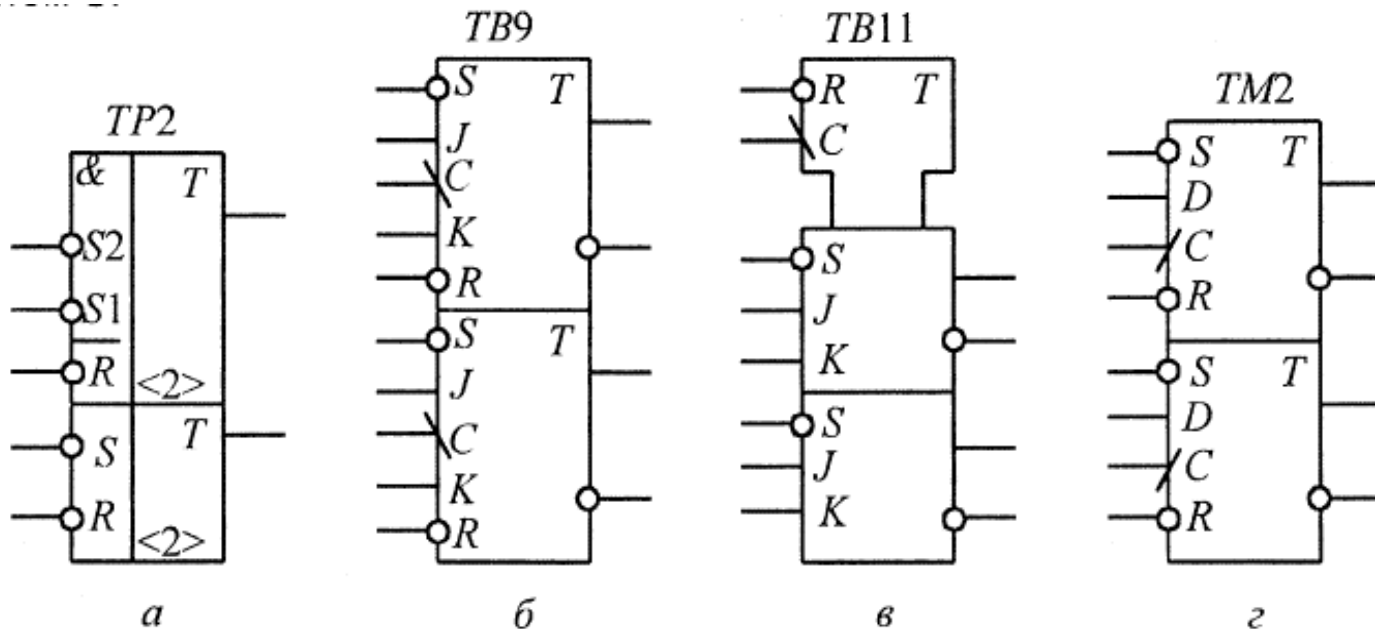


D-тригери є основою для побудови регістрів різного типу. D-тригер може бути реалізований на базі JK- тригера шляхом виключення комбінації $J = K$. На базі D-тригера може бути реалізований T-тригер, якщо інверсний вихід з'єднати з D-входом

Тригери



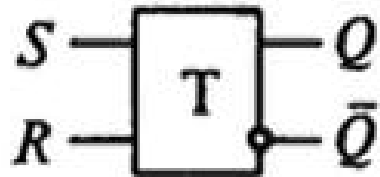
Приклад застосування D тригера: флаг та синхронізація



Схеми тригерів серії KP1533: а) TP2 — чотири RS- тригери; б) TB9 — два JK-тригери; в) TB11 — два JK-тригери із загальним входом скидання і синхронізації за спадом C; г) TM2 — два D-тригери з динамічним керуванням за фронтом C.

Тригери

16. На рисунку наведена схема RS-тригера. У початковому стані тригера $Q = 0$. При надходженні імпульсу на вхід S тригер перекидається в стан $Q = 1$. У якому стані опиниться цей тригер, якщо зняти сигнал S ?

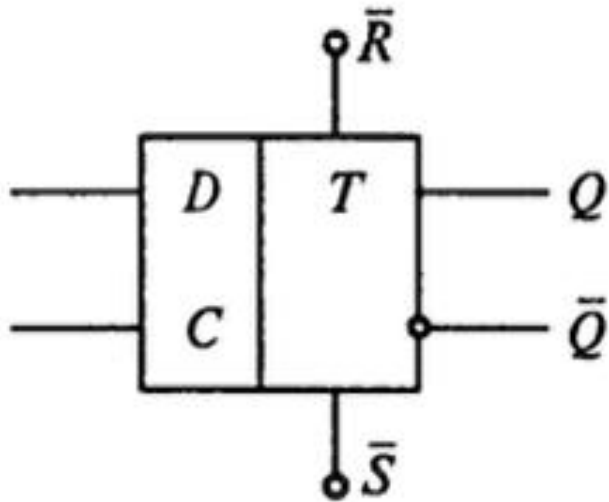


1. $Q = 0$, $\bar{Q} = 1$.
2. $Q = 1$, $\bar{Q} = 0$.
3. $Q = 0$, $\bar{Q} = 0$.
4. $Q = 1$, $\bar{Q} = 1$.

- 1
- 2
- 3
- 4

Тригери

18. Який стан приймуть виходи тригера, якщо вхід S з'єднати з корпусом при $R=1$?

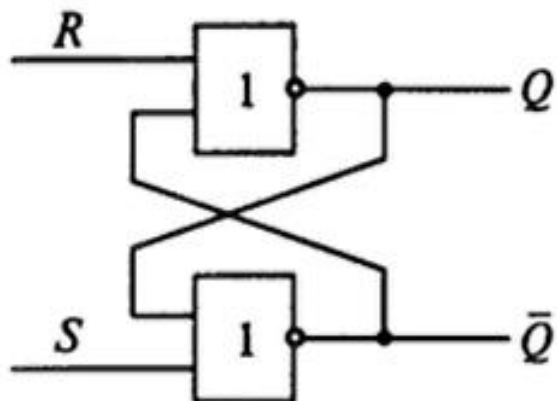


1. $Q=0, \bar{Q}=0.$
2. $Q=0, \bar{Q}=1.$
3. $Q=1, \bar{Q}=0.$
4. $Q=1, \bar{Q}=1.$

- 1
- 2
- 3
- 4

Тригери

19. На рисунку зображена схема RS-тригера на логічних елементах АБО-НЕ. У якому стані будуть прямий і інверсний вихід цього тригера, якщо вхідні сигнали мають значення $S = 0$ і $R = 1$?

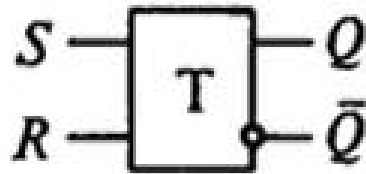


1. $Q = 0$, $\bar{Q} = 1$.
2. $Q = 1$, $\bar{Q} = 0$.
3. $Q = 0$, $\bar{Q} = 0$.
4. $Q = 1$, $\bar{Q} = 1$.

- 1
- 2
- 3
- 4

Тригери

20. Тригер знаходиться в одиничному стані $Q = 1$ після приходу першого імпульсу $S = 1$. У якому стані опиниться цей тригер після приходу другого імпульсу $S = 1$?

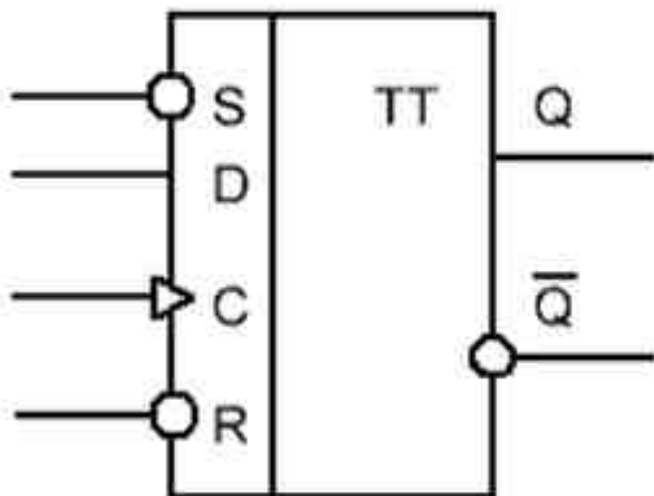


1. $Q = 0$, $\bar{Q} = 1$.
2. $Q = 1$, $\bar{Q} = 0$.
3. $Q = 0$, $\bar{Q} = 0$.
4. $Q = 1$, $\bar{Q} = 1$.

- 1
- 2
- 3
- 4

Тригери

22. Вкажіть які сигнали будуть на виході тригера якщо на вхід подано сигнали: $S = "1"$, $D = "0"$, $C = "1"$, $R = "1"$

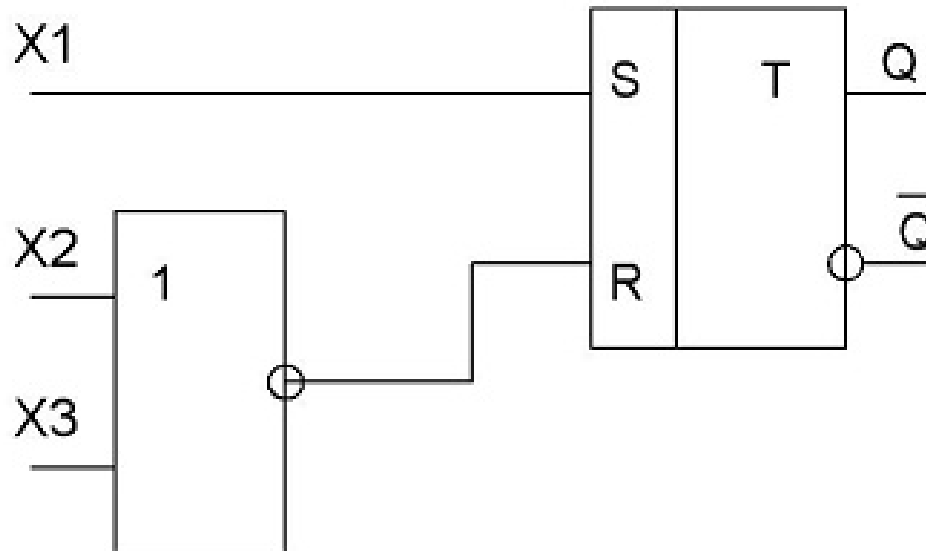


- a) $Q = 1, \bar{Q} = 0$; b) $Q = 0, \bar{Q} = 1$;
c) $Q = 0, \bar{Q} = 0$; d) $Q = 1, \bar{Q} = 1$;

- a)
 b)
 c)
 d)

Тригери

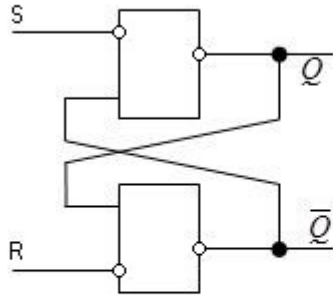
24. В який стан буде встановлено основний вихід тригера Q, якщо $X1=0$, $X2=1$, $X3=0$?



- переключено в 1 (ввімкнено - активний стан)
- переключено в 0 (вимкнено - пасивний стан)
- не буде змінено (режим зберігання - не прореагує на вхідні сигнали)
- стан тригера буде непередбачуваним (неприпустима комбінація входів)

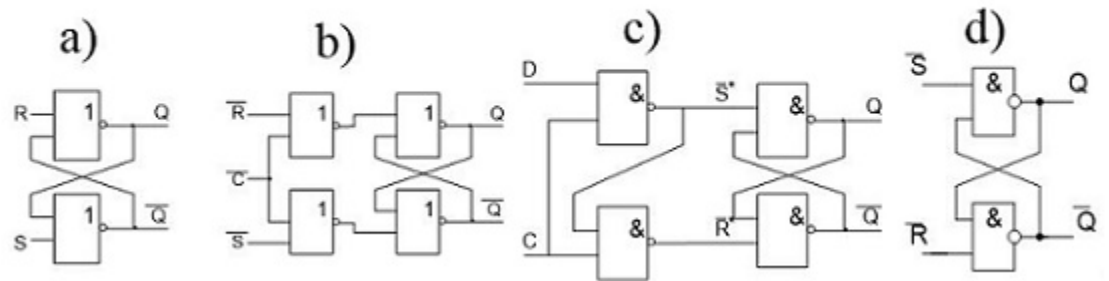
Тригери

31. Який логічний елемент використовується в схемі RS-тригера?

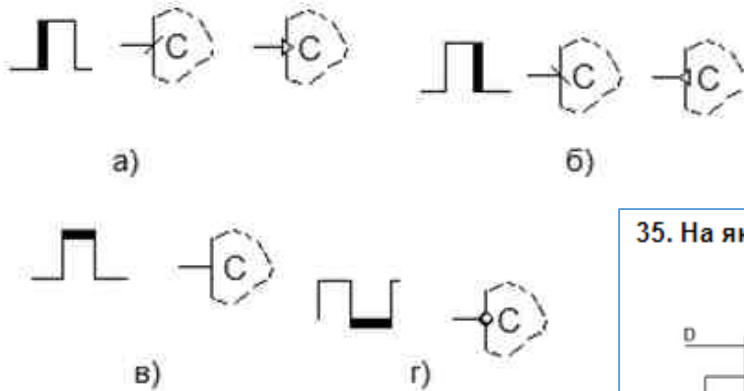


- I-HE
- АБО-НЕ
- І
- виключе АБО

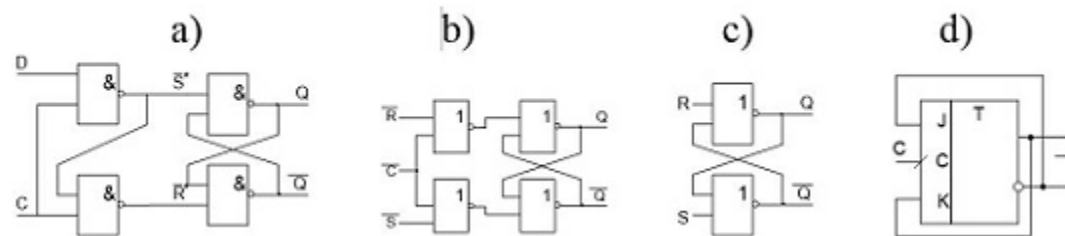
33. На якому малюнку зображено схему синхронного RS-тригера?



32. Як в цифрових пристроях позначається тактовий вхід з синхронізацією спадом імпульса?



35. На якому малюнку зображено схему асинхронного RS-тригера?



Тригери

44. Яка таблиця відповідає роботі RS-тригера?

a)

Q_n	R	S	Q
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	****

b)

Q_n	R	S	Q
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	***
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	***

c)

Q_n	R	S	Q
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	****
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	0

d)

Q_n	R	S	Q
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	***
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	***

Тригери

45. Яка таблиця відповідає роботі JK-тригера?

a)

Q_n	J	K	Q
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	****

b)

Q_n	J	K	Q
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

c)

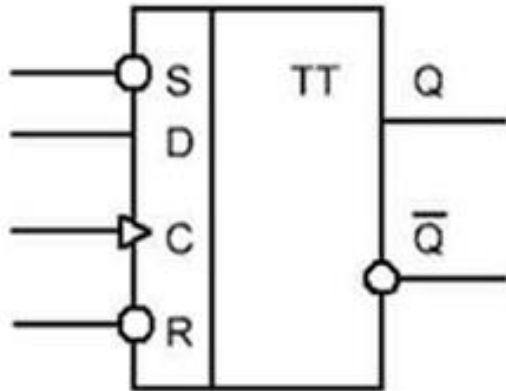
Q_n	J	K	Q
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	****
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	0

d)

Q_n	J	K	Q
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

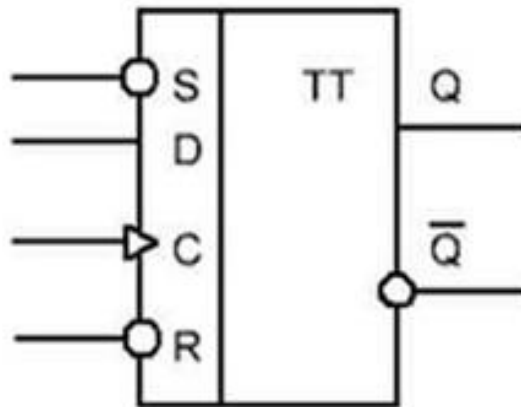
Тригери

51. Вкажіть які сигнали будуть на виході триггера якщо на вхід подано сигнали: $S = "1"$, $D = "0"$, $C = "0.1"$, $R = "1"$.



- 1) $Q = 1, \bar{Q} = 0$
- 2) $Q = 0, \bar{Q} = 0$
- 3) $Q = 1, \bar{Q} = 1$
- 4) $Q = 0, \bar{Q} = 1$

52. Вкажіть які сигнали будуть на виході триггера, якщо на вхід подано: $S = "0"$ $D = "0"$ $C = "1"$ $R = "1"$



- 1) $Q = 1, \bar{Q} = 0$
- 2) $Q = 0, \bar{Q} = 0$
- 3) $Q = 1, \bar{Q} = 1$
- 4) $Q = 0, \bar{Q} = 1$