

Схемотехніка аналогових вузлів. ЦАП. АЦП

Цифро-аналогові перетворювачі (ЦАП) – електронні пристрої, що перетворюють входні цифрові сигнали (як правило, у двійковому вигляді) у аналогові вихідні. ЦАП виконують функцію, обернену до тієї, що виконують АЦП.

У загальному випадку мікросхему ЦАП можна подати у вигляді блоку (рис.1), що має кілька цифрових входів та один аналоговий вхід, а також аналоговий вихід.

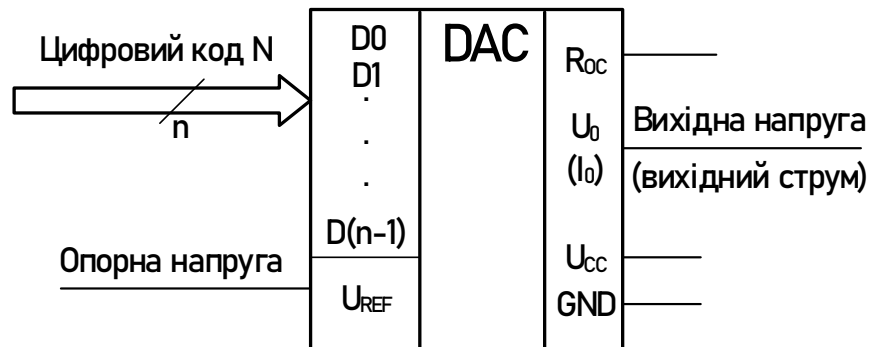


Рис. 1. Мікросхема ЦАП

На цифрові входи ЦАП подається n -розрядні коди, аналоговий вхід – опорна напруга U_{REF} . Вихідним сигналом є напруга $U_{вих}$ (U_0) або струм $I_{вих}$ (I_0). При цьому вихідний струм або вихідна напруга пропорційні вхідного коду та опорній напрузі. Для деяких мікросхем опорна напруга повинна мати строго заданий рівень, для інших допускається змінювати її значення в широких межах, у тому числі змінювати її полярність (позитивну на негативну та навпаки). Крім інформаційних сигналів мікросхеми ЦАП вимагають також підключення одного або двох джерел живлення та загального дроту. Зазвичай цифрові входи ЦАП забезпечують сумісність із стандартними виходами мікросхем ТТЛ.

У разі коли ЦАП має струмовий вихід, його вихідний струм перетворюється на вихідну напругу за допомогою зовнішнього операційного підсилювача та вбудованого в ЦАП резистора R_{OC} , один з виводів якого виведений на зовнішній вивід мікросхеми (рис. 2).

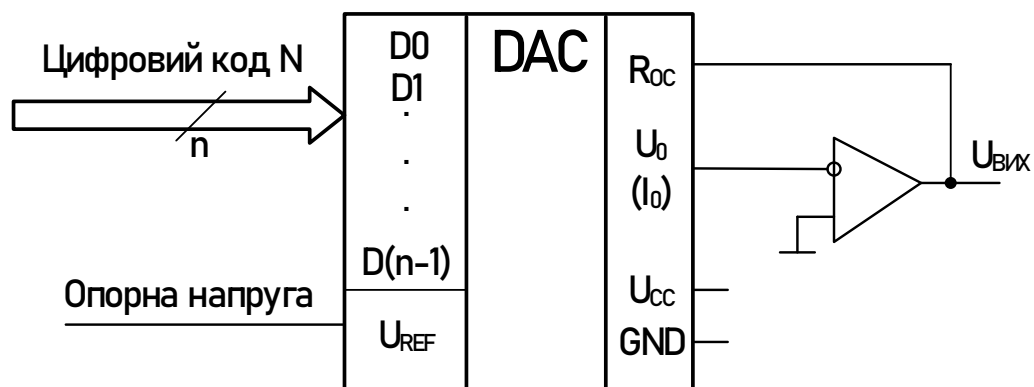


Рис. 2. Перетворення вихідного струму ЦАП у вихідну напругу

Суть перетворення вхідного цифрового коду у вихідний аналоговий сигнал досить проста. Вона полягає у підсумовуванні кількох струмів (за кількістю розрядів вхідного коду), кожен наступний з яких удвічі більший за попередній. Для отримання цих струмів використовуються транзисторні джерела струму або резистивні матриці, комутовані транзисторними ключами.

За схемою реалізації ЦАП поділяють на:

- паралельні із підсумовуванням (напруг, або зарядів, або струмів);
- послідовні з широтно-імпульсною модуляцією або на конденсаторах, що перемикаються;
- прямого перетворення.

Робота ЦАП паралельного типу полягає в підсумовуванні струмів, сила кожного пропорційна вазі двійкового розряду. Причому підсумовуються лише струми розрядів, рівних логічній одиниці. Величини струмів визначаються геометричною прогресією: $I = I_0^n$ де n – кількість розрядів, I_0 – мінімальний струм додавання.

Найпростіша схема трирозрядного ЦАП, що реалізує цей принцип, показано на рис. 3. Співвідношення опорів струмоздавальних резисторів суматора в цьому випадку має бути 1:2:4. Для n -розрядного ЦАП – $2^{n-n}, \dots, 2^{n-2}, 2^{n-1}$.

Передбачається, що опір навантаження I_n набагато менше опору всіх паралельно включених резисторів суматора, ці резистори не повинні впливати на величину опорної напруги $U_{оп}$, опір замкнутого/розімкнутого ключа не повинен впливати на величину вихідного сигналу, опору резисторів суматора повинні бути підібрані з високою точністю.

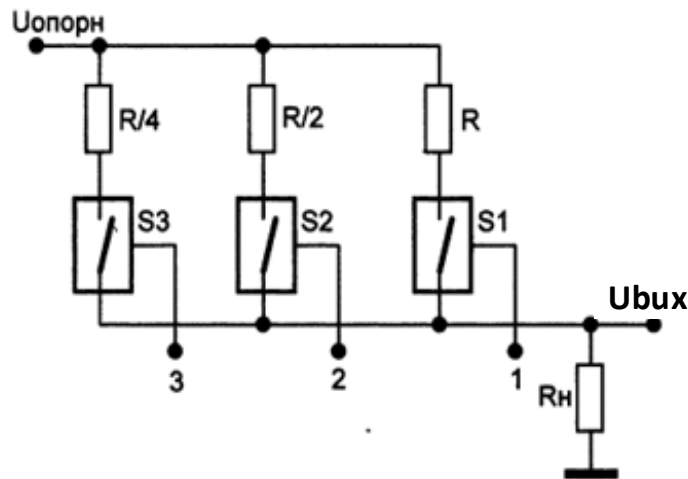


Рис. 3. Структурна схема найпростішого три розрядного ЦАП паралельного типу із підсумовуванням вагових струмів

Таблиця 1. Залежність рівня вихідного сигналу стану керуючих ключів три розрядного ЦАП паралельного типу

Ключ (вага ключа)			Вихідний сигнал
S3 (0,25)	S2 (0,50)	S1 (1,00)	
0	0	0	0
1	0	0	0,25
0	1	0	0,50
1	1	0	0,75
0	0	1	1,00
1	0	1	1,25
0	1	1	1,50
1	1	1	1,75

Схема n-розрядного ЦАП паралельного типу із підсумовуванням вагових струмів показано на рис. 4. Недоліком такого ЦАП є складність забезпечення прийнятної точності номіналів резистивних елементів, а також те, що до цих елементів входить електричний опір ключів - величина нестабільна.

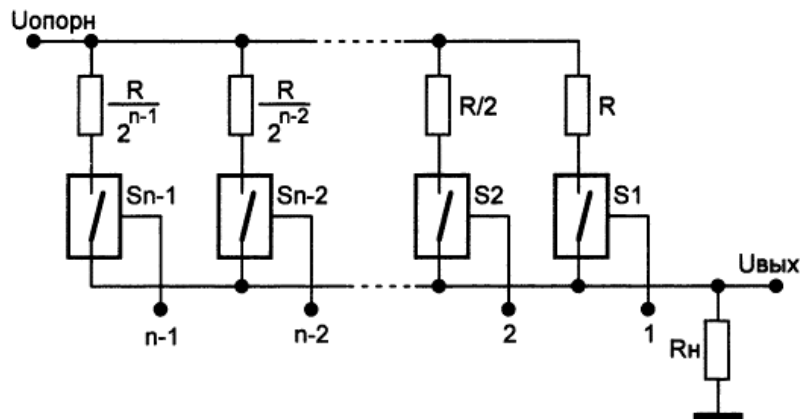


Рис. 4. Схема n-розрядного ЦАП паралельного типу із підсумовуванням вагових струмів

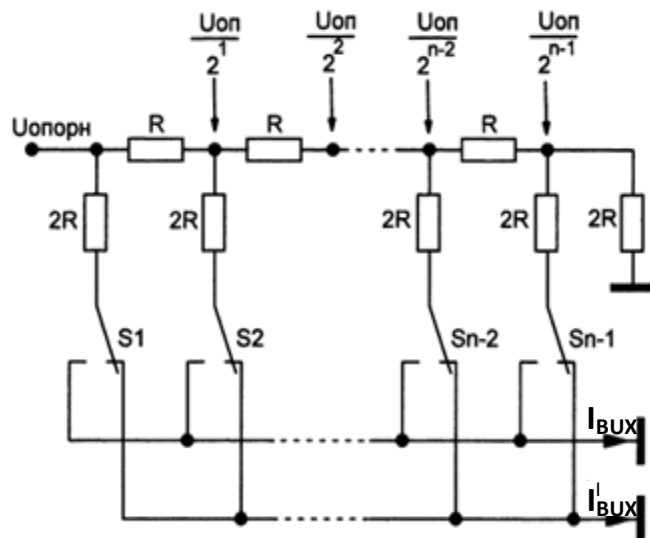


Рис. 5. Схема n-розрядного ЦАП з матрицею постійного опору

Більш досконалыми й найпростішими є ЦАП з матрицею R-2R постійного опору, рис. 5 стали промисловим стандартом. Вони виконані на прецизійних резисторах лише двох стандартних номіналів R та 2R.

Швидкодія ЦАП визначається частотними властивостями ключів, що управляють. Так, час встановлення вихідної напруги для загальнодоступних перетворювачів масових серій ЦАП з ключами МОП-транзисторах – 10 мкс. При роботі швидкодіючих ЦАП, через їх недосконалість, найчастіше спостерігаються імпульсні завади — голкоподібні викиди чи провали вихідної напруги, які під час перемикання керуючих ключів у різних розрядах ЦАП. Ці викиди можуть призвести до спотворення інформації.

Іноді буває необхідно зменшити кількість розрядів ЦАП. Для цього треба подати сигнали логічного нуля на необхідну кількість молодших розрядів ЦАП (але не старших розрядів). На рис. 6 показано, як із 10-розрядного ЦАП можна зробити 8-розрядний ЦАП, подавши нулі на два молодші розряди. Збільшення кількості розрядів ЦАП є набагато складнішим завданням, що вимагає побудови складних аналогових схем, тому воно зустрічається досить рідко, значно простіше підібрати мікросхему з потрібною або з більшою, ніж потрібно, кількістю розрядів.

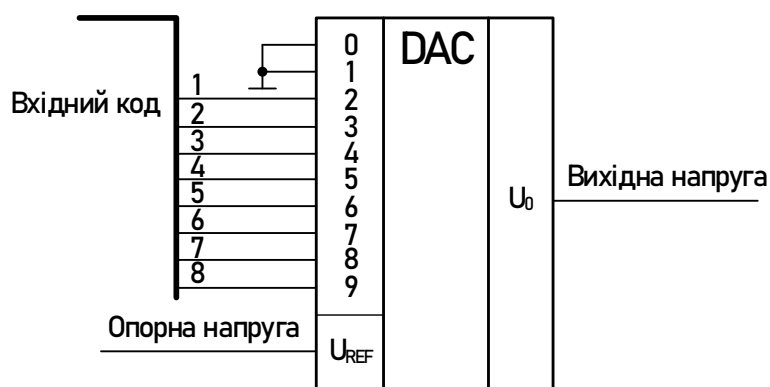


Рис. 6. Зменшення розрядності ЦАП

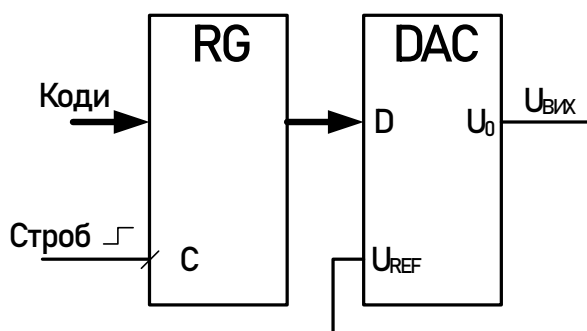


Рис. 7. Перетворення послідовності кодів у вихідну напругу

Основне застосування мікросхем ЦАП полягає у отриманні аналогового сигналу із послідовності цифрових кодів (рис. 7). Як правило, коди подаються на входи ЦАП через паралельний регістр, що дозволяє забезпечити одночасність зміни всіх розрядів коду ЦАП. При неодноразовній зміні розрядів вхідного коду на

виході ЦАП з'являються великі короткі імпульси напруги, рівні яких не відповідають жодному з кодів.

Якщо ж подавати коди на вхід ЦАП з високою частотою, можна отримати генератор (він же синтезатор) аналогових сигналів довільної форми. У найпростішому випадку джерелом вхідних кодів ЦАП можна використовувати звичайний двійковий лічильник (рис. 8). Вихідна напруга ЦАП буде зростати при цьому на величину $2^{-n}U_{REF}$ з кожним тактовим імпульсом, формуючи пилкоподібні вихідні сигнали амплітудою U_{REF} . Тривалість кожної сходинки дорівнює періоду тактового генератора T , а період всього вихідного сигналу дорівнює $2^n T$. Кількість сходів у періоді вихідного сигналу дорівнює 2^n . Якщо в даній схемі використовувати синхронні лічильники із синхронним перенесенням, то вхідний регістр ЦАП не потрібен, тому що всі розряди лічильника перемикаються одночасно. Якщо використовуються асинхронні лічильники або синхронні лічильники з асинхронним перенесенням, то вхідний регістр ЦАП необхідний.

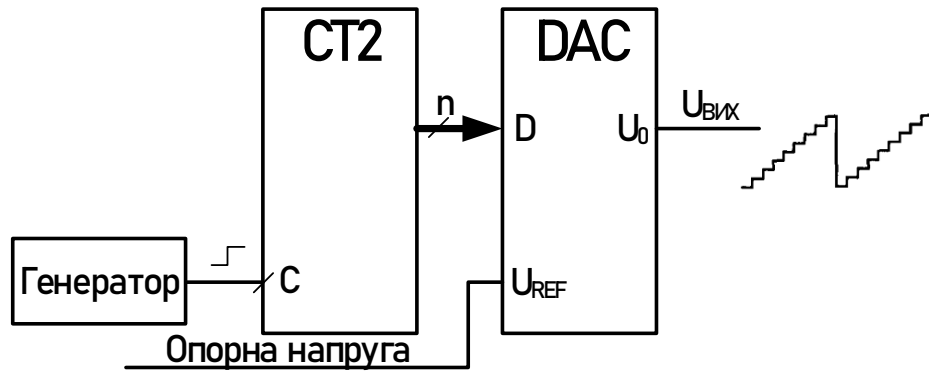


Рис. 8. Генератор пилкоподібного аналогового сигналу

Якщо необхідно формувати аналогові сигнали довільної форми (синусоїдальні, шумові, трикутні, імпульсні і т. д.), то як джерело кодів, що надходять на ЦАП, використовують пам'ять, що працює в режимі читання (рис. 8).

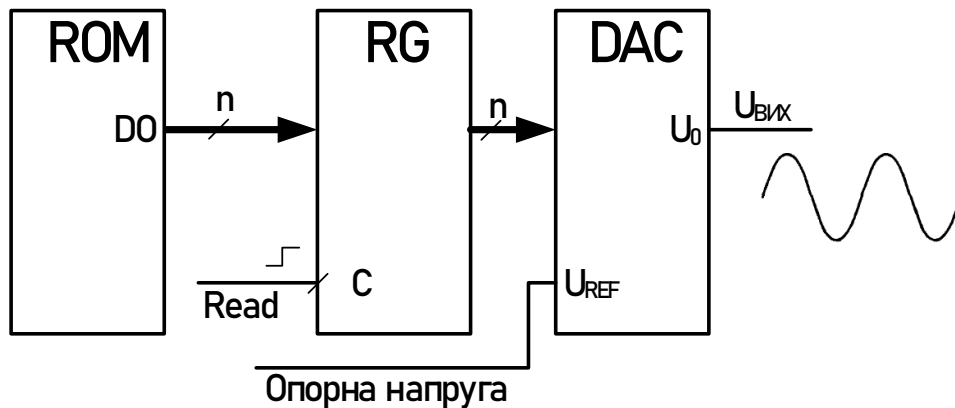


Рис. 8. Генерація сигналів довільної форми

Якщо пам'ять постійна, то набір форм сигналів, що генеруються, задається програмно. Вхідний регістр ЦАП необхідний, інформація записується до нього стробом читання з пам'яті. Як і в попередньому випадку, вихідний сигнал ЦАП складається з сходинок, висота яких кратна $2^{-n}U_{REF}$. Амплітуда вихідного сигналу не перевищує U_{REF} .

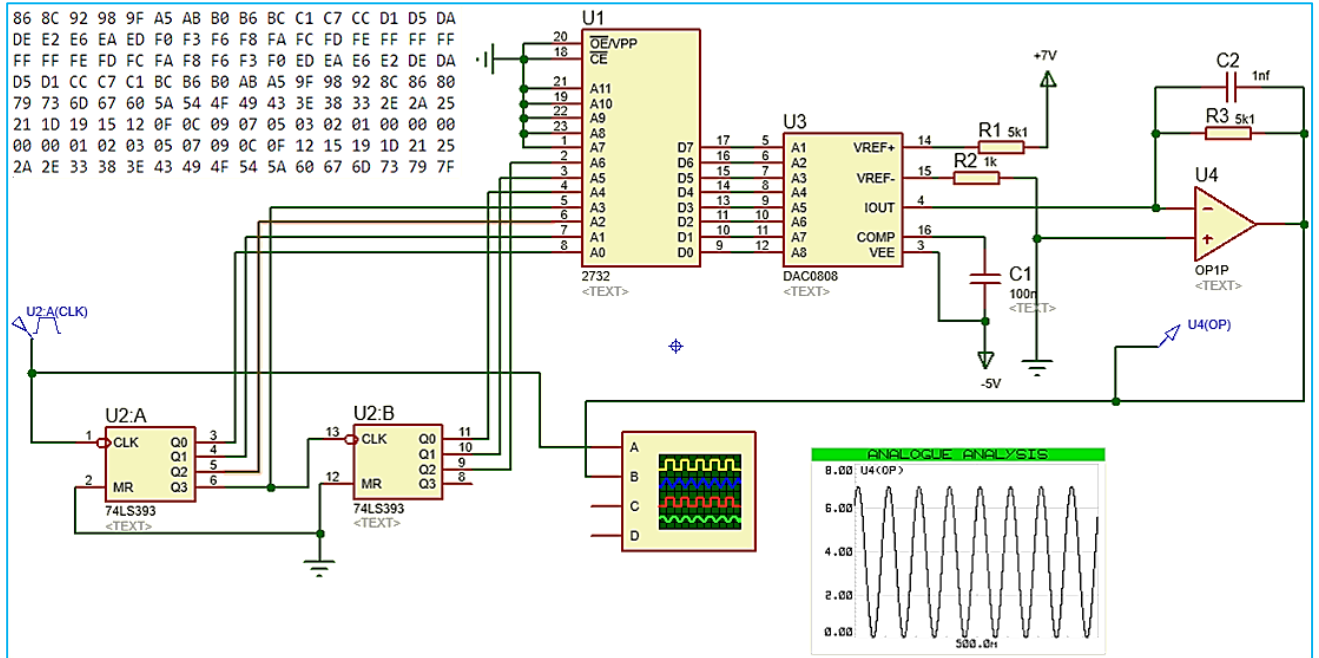


Рис. 9. Практична схема генерації сигналів синусоїдальної форми

Якщо не потрібна висока швидкодія, цифроаналогове перетворення може бути дуже просто здійснено за допомогою ШІМ. Схема ЦАП з ШІМ наведена на рис.10.

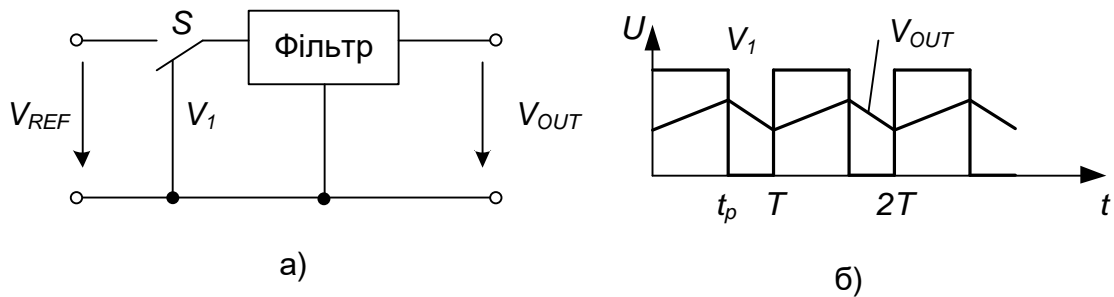


Рис. 10. ЦАП з широтно-імпульсною модуляцією:
а) структурна схема; б) часова діаграма

Найпростіше організовується цифроаналогове перетворення в тому випадку, якщо мікроконтролер має вбудовану функцію широко-імпульсного перетворення. Вихід ШІМ керує ключем S . У залежності від заданої розрядності перетворення контролер за допомогою власного таймера/лічильника формує послідовність імпульсів, відносна тривалість яких $\gamma = t_p / T$ визначається співвідношенням (формула 1):

$$\gamma = \frac{D}{2^N}, \quad (1)$$

де N – розрядність перетворення, а D – код перетворення.

Фільтр нижніх частот згладжує імпульси, виділяє середнє значення напруги. У результаті вихідна напруга перетворювача (формула 2):

$$V_{OUT} = \gamma V_{REF} = \frac{DV_{REF}}{2^N} \quad (2)$$

Розглянута схема забезпечує ідеальну лінійність перетворення, не містить прецизійних елементів (за винятком джерела опорної напруги). Основний її недолік – низька швидкодія.

Аналого-цифрові перетворювачі (АЦП) – електронні пристрої, що перетворюють вхідні аналогові сигнали у вихідні цифрові дані, придатні для подальшої взаємодії з елементами цифрової техніки. На рисунку 11 показаний простий резистивний АЦП східчастого типу з трьома ключами. Резистори складені в $R/2R$ конфігурації. Номінали резисторів не важливі; опір може бути 10 кОм, 100 кОм і тому подібне. Кожен з ключів $S0...S2$ може підключати один вивід одного резистора номіналом $2R$ між землею і вхідною опорною напругою, V_{REF} . На рисунку 2 показано, що відбувається, коли $S2$ замкнутий "ON" (з'єднаний із V_{REF}), а $S0$ і $S1$ розімкнені "OFF" (з'єднані із землею). У результаті падіння напруги на послідовно-паралельній резистивній ділянці остаточна вихідна напруга (V_0) стає рівною $0,5V_{REF}$. Можна так само обчислити V_0 для всіх інших комбінацій ключів (табл. 2).

Якщо положення (замкнутий-розімкнутий) трьох ключів уявити, як цифрове слово з трьох бітів, тоді можемо переписати таблицю, використовуючи позначення ON = 1 (замкнутий), OFF = 0 (розімкнутий) (табл. 3).

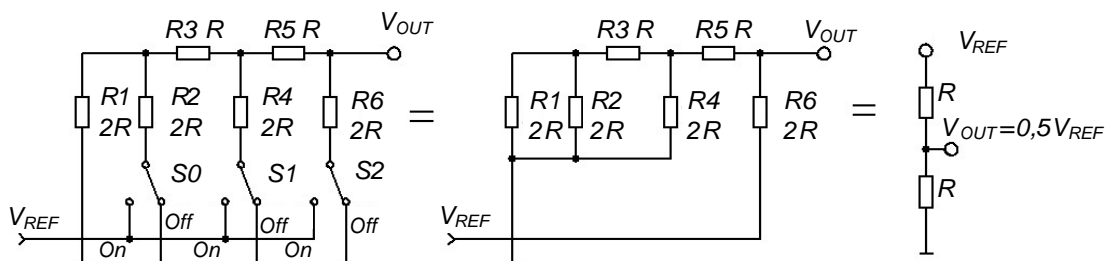


Рис. 11. Бітові АЦП

Табл. 2. Залежність вихідної напруги відносно стану ключів

Положення			Вихідна напруга V_{OUT}
S2	S1	S0	
OFF	OFF	OFF	0
OFF	OFF	ON	$0,125 \cdot V_{REF}(1/8 - V_{REF})$
OFF	ON	OFF	$0,25 \cdot V_{REF}(2/8 - V_{REF})$

OFF	ON	ON	$0,375 \cdot V_{REF}(3/8 - V_{REF})$
ON	OFF	OFF	$0,5 \cdot V_{REF}(4/8 - V_{REF})$
ON	OFF	ON	$0,625 \cdot V_{REF}(5/8 - V_{REF})$
ON	ON	OFF	$0,75 \cdot V_{REF}(6/8 - V_{REF})$
ON	ON	ON	$0,875 \cdot V_{REF}(7/8 - V_{REF})$

Табл.3. Змінена таблиця залежності вихідної напруги відносно стану ключів

Положення ключа			Логічний еквівалент			S0...S2 чисельний еквівалент
S2	S1	S0	S2	S1	S0	
OFF	OFF	OFF	0	0	0	0
OFF	OFF	ON	0	0	1	1
OFF	ON	OFF	0	1	0	2
OFF	ON	ON	0	1	1	3
ON	OFF	OFF	1	0	0	4
ON	OFF	ON	1	0	1	5
ON	ON	OFF	1	1	0	6
ON	ON	ON	1	1	1	7

Таким чином, вихідна напруга є поданням комбінації положень ключів. Кожен додатковий біт у таблиці додає $V_{REF}/8$ до загальної напруги. Або, іншими словами, вихідна напруга дорівнює двійковому числу комбінації S0...S2, помноженому на $V_{REF}/8$. Такий 3-бітовий АЦП має 8 можливих станів, і кожен крок напруги складає $V_{REF}/8$.

Якщо додати ще одну R/2R пару і ще один ключ до схеми, отримаємо схему з чотирма ключами і шістнадцятьма кроками по $V_{REF}/16$ вольт кожна. Схема з вісьмома ключами має 256 рівнів кожний по $V_{REF}/256$ вольт. Замінивши механічні ключі в схемі на електронні, можна створити повноцінний інтегральний АЦП.

При використанні АЦП відбувається перетворення безперервної в часі функції, що описує вихідний аналоговий сигнал, у безперервну послідовність цифрових сигналів (даних), віднесених до деяких фіксованих моментів часу.

Основними параметрами АЦП є: роздільна здатність, точність та швидкодія.

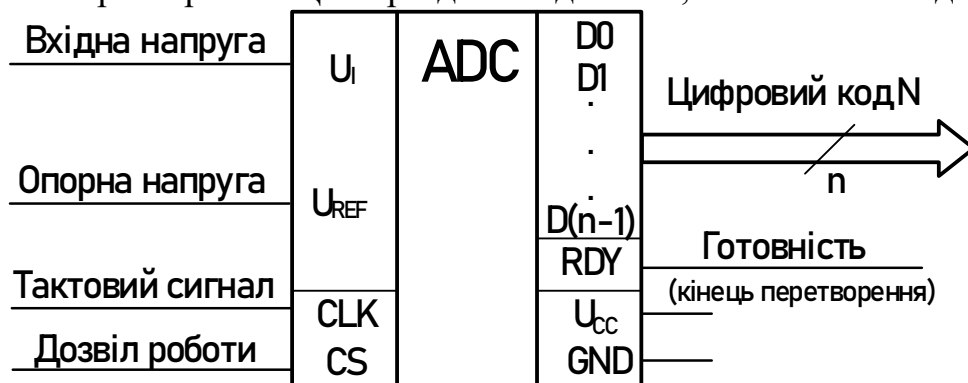


Рис. 12. Мікросхема АЦП

Мікросхему АЦП можна подати у вигляді блоку, що має один аналоговий вхід, один або два входи для подачі опорної (зразкової) напруги, а також цифрові виходи для видачі коду, що відповідає поточному значенню аналогового сигналу (рис. 12).

Часто мікросхема АЦП має також входи для подачі тактового сигналу CLK, сигналу дозволу роботи CS та вихід для видачі сигналу RDY, що вказує на готовність вихідного цифрового коду. На мікросхему подається одна або дві напруги живлення. Мікросхеми АЦП складніше, ніж мікросхеми ЦАП, їх різноманітність помітно більше, і тому сформулювати їм загальні принципи застосування складніше.

Опорна напруга АЦП визначає діапазон вхідної напруги, в якому проводиться перетворення. Вона може бути постійною або допускати зміну в деяких межах. Іноді передбачається подача на АЦП двох опорних напруг з різними знаками, тоді АЦП здатний працювати як з позитивною, так і з негативною вхідною напругою.

Вихідний цифровий код N (n -розрядний) однозначно відповідає рівню вхідної напруги. Код може набувати 2^n значень, тобто АЦП може розрізняти 2^n рівнів вхідної напруги. Кількість розрядів вихідного коду n є найважливішою характеристикою АЦП. У момент готовності вихідного коду видається сигнал закінчення перетворення RDY, яким зовнішній пристрій може читати код N .

Керується робота АЦП тактовим сигналом CLK, який задає частоту перетворення, тобто частоту видачі вихідних кодів. Гранична тактова частота – другий найважливіший параметр АЦП. У деяких мікросхемах є вбудований генератор тактових сигналів, тому до виводів підключається кварцовий генератор або конденсатор, що задає частоту перетворення. Сигнал CS дозволяє роботу мікросхеми.

Як базовий елемент будь-якого АЦП використовується компаратор напруги (рис. 13), який порівнює дві вхідні аналогові напруги і в залежності від результату порівняння видає вихідний цифровий сигнал нуль або одиницю. Компаратор працює з великим діапазоном вхідної напруги та має високу швидкодію (затримка порядку одиниць наносекунд).

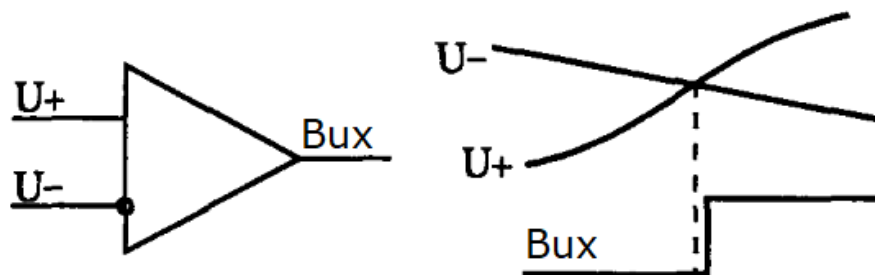


Рис. 13. Компаратор напруги

Існує два основні принципи побудови АЦП: послідовний та паралельний. У послідовному АЦП вхідна напруга послідовно порівнюється одним єдиним компаратором з декількома еталонними рівнями напруги, і в залежності від результатів цього порівняння формується вихідний код. Найбільшого поширення набули АЦП на основі так званого регістру послідовних наближень (рис. 14).

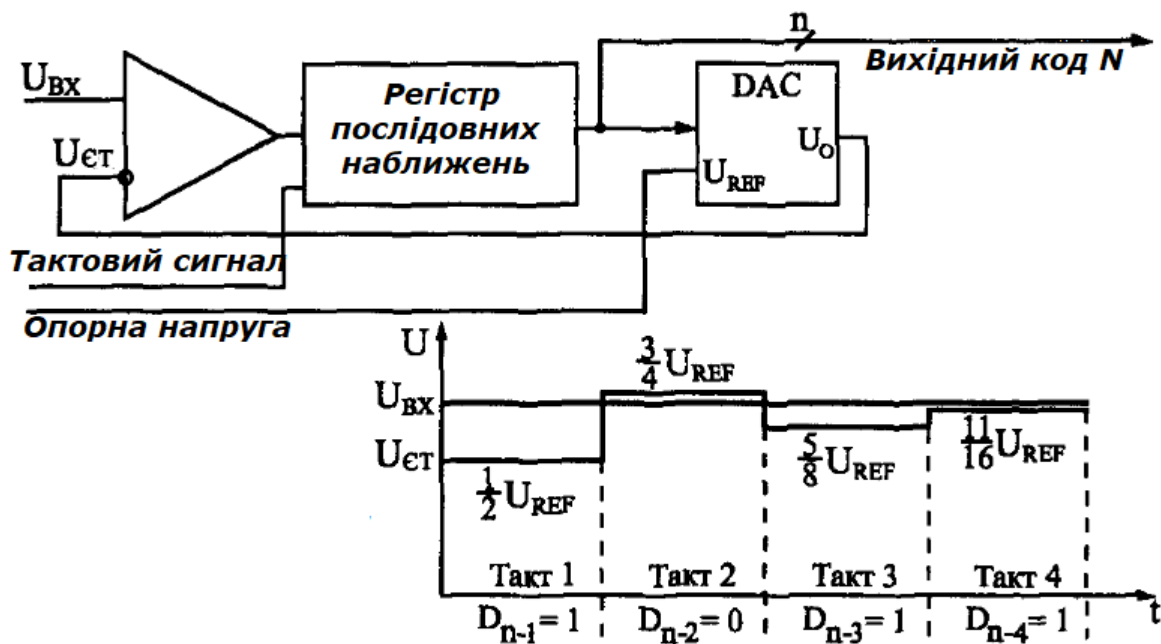


Рис. 14. АЦП послідовного типу

Вхідна напруга подається на вхід компаратора, на інший вхід якого подається еталонна напруга, що ступінчасто змінюється в часі. Вихідний сигнал компаратора подається на вхід регістру послідовних наближень, що тактується зовнішнім тактовим сигналом. Вихідний код регістру послідовних наближень надходить на ЦАП, який з опорної напруги формує змінну еталонну напругу.

Регістр послідовних наближень працює так, що в залежності від результату попереднього порівняння вибирається наступний рівень еталонної напруги за таким алгоритмом:

- у першому такті вхідний сигнал порівнюється з половиною опорної напруги;
- якщо вхідний сигнал менше половини опорної напруги, то на наступному такті він порівнюється з чвертю опорної напруги (тобто половина опорної напруги зменшується на чверть). Одночасно регістр послідовних наближень записується старший розряд вихідного коду, рівний нулю;
- якщо вхідний сигнал більше половини опорної напруги, то на другому такті він порівнюється з $3/4$ опорної напруги (тобто половина збільшується на чверть). Одночасно в регістр послідовних наближень записується старший розряд вихідного коду, що дорівнює одиниці;
- потім ця послідовність порівнянь повторюється потрібне число разів зі зменшенням на кожному такті вдвічі ступеня зміни еталонної напруги (на третьому такті – $1/8$ опорної напруги, на четвертому – $1/16$ тощо).

В результаті опорна напруга у кожному такті наближається до вхідної напруги. Усього перетворення займає n тактів. В останньому такті обчислюється молодший розряд. Зрозуміло, що цей процес досить повільний, вимагає кількох тактів, причому протягом кожного такту повинні встигнути спрацювати компаратор, регістр послідовних наближень та ЦАП із виходом за напругою. Тому послідовні АЦП досить повільні, мають порівняно великий час перетворення та малу частоту перетворення.

В АЦП паралельного типу обробка вхідного сигналу проводиться за допомогою лінійки компараторів, резистивний дільник яких підключений паралельно джерелу опорного (еталонного) $U_{оп}$ сигналу.

Кількість компараторів й, відповідно, точність перетворення визначається розрядністю перетворення.

Для n -розрядного перетворювача необхідно використовувати 2^{n-1} компараторів та 2^n прецизійних резисторів. Так, наприклад, для трирозрядного перетворювача необхідно 7 компараторів. Відповідно, чим вища розрядність АЦП, тим складніша його схема, вища вартість та енергоспоживання.

Найбільш поширені 10/11/12-бітові АЦП, що відповідає 1024/2048/4096 ступеням вхідної напруги, з яких формується вихідний сигнал.

Спрощену схему три розрядного паралельного АЦП наведено на рис. 15.

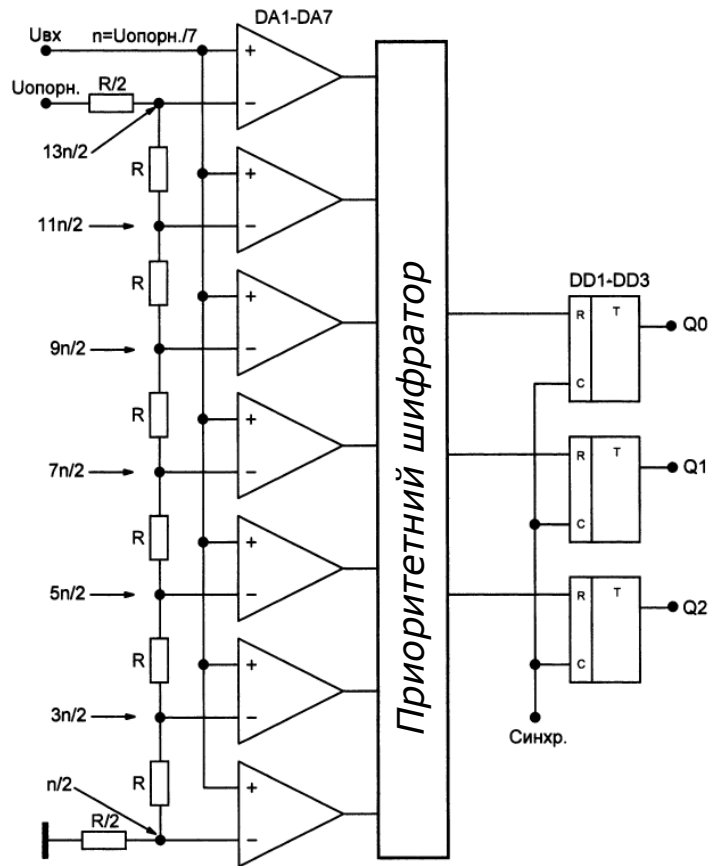


Рис. 15. Спрощена структурна схема трирозрядного паралельного АЦП

Перемикання рівня вихідного сигналу АЦП із зміною рівня вхідного відбувається ступінчасто, з однаковим кроком, який називають рівнем або кроком квантування n . Крок квантування визначається розрядністю АЦП і визначається прецизійним резистивним вхідним дільником. Сигнали з виходів компараторів DA1-DA7 подаються на вхід пріоритетного шифратора, частиною якого є тригери DD1-DD3. Відповідність рівня вхідного аналогового сигналу вихідному цифровому коду, що формується, наведено у табл. 4. Настільки ідеальна картина характерна при відносно низькій частоті вхідних сигналів, а при швидких перепадах вхідної напруги, в силу інерційності окремих вузлів АЦП і недосконалості їх властивостей можливі збої (помилки) при перетворенні сигналів.

Табл. 4. Перетворення рівня вхідної напруги на рівні вихідних сигналів АЦП

Вхідна напруга, $U_{вх}/n$	Логичний рівень									
	на виході компаратора							на виході тригера		
	DA7	DA6	DA5	DA4	DA3	DA2	DA1	DD3	DD2	DD1
0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	1	0	0	1
2	0	0	0	0	0	1	1	0	1	0
3	0	0	0	0	1	1	1	0	1	1
4	0	0	0	1	1	1	1	1	0	0
5	0	0	1	1	1	1	1	1	0	1
6	0	1	1	1	1	1	1	1	1	0
7	1	1	1	1	1	1	1	1	1	1

Іноді буває необхідно зменшити кількість розрядів АЦП. У цьому випадку необхідна кількість молодших розрядів вихідного коду мікросхеми просто не використовується.

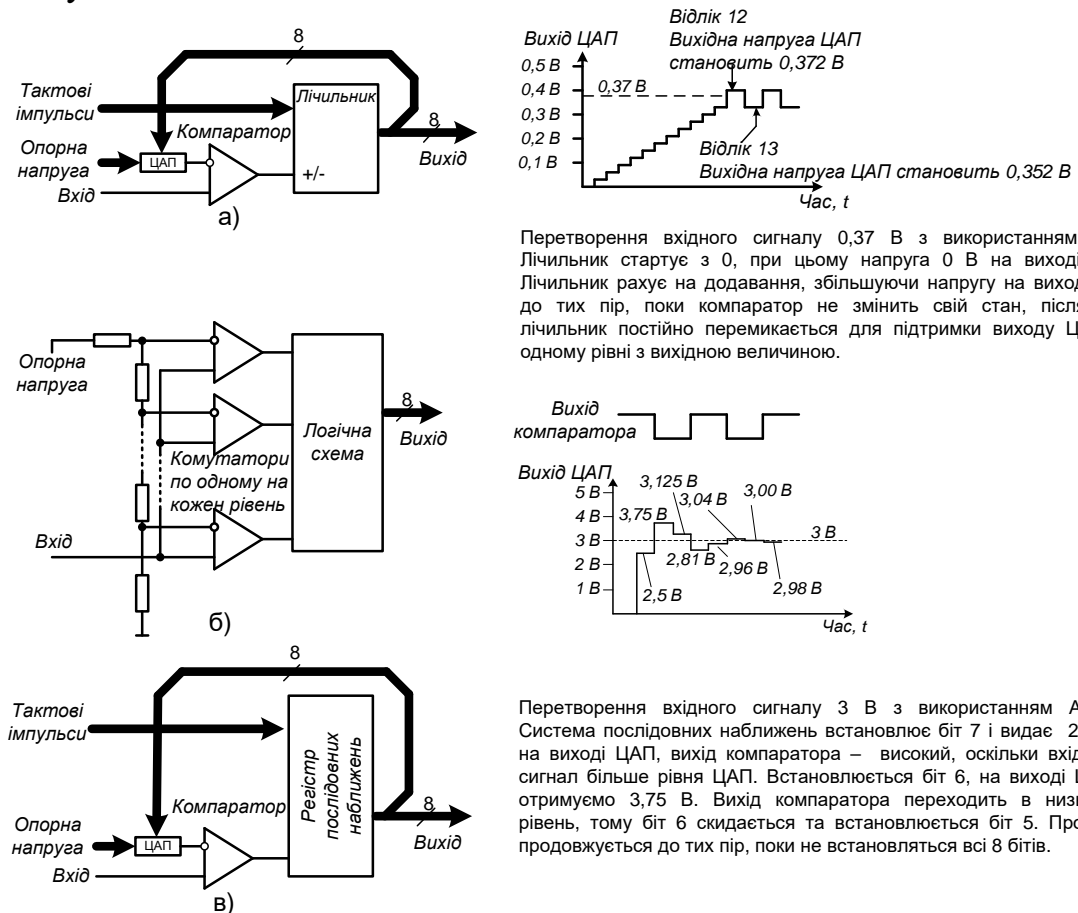


Рис. 16. Три типи АЦП: а) слідувальний; б) паралельний; в) послідовних наближень