

Регістри

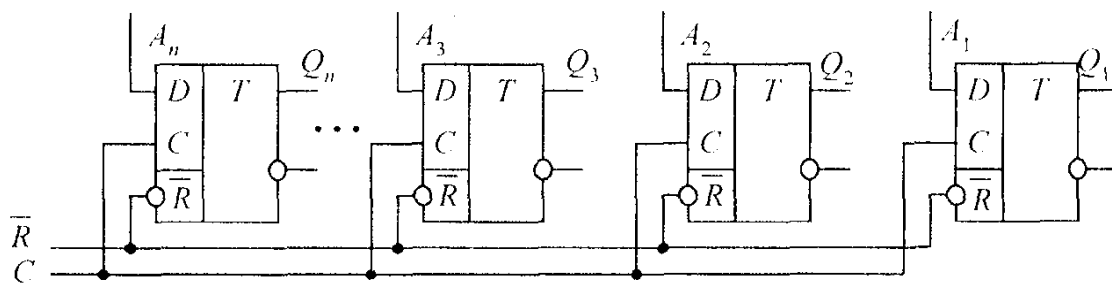


Рисунок 1 – Схема регистра на D – тригерах

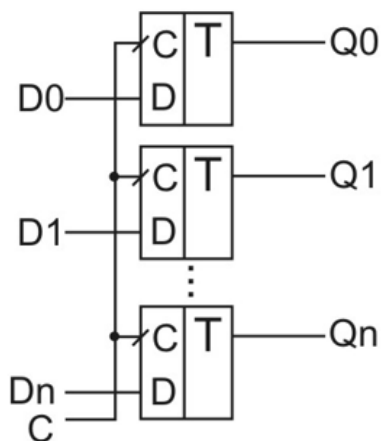


Рисунок 2 – Паралельний регістр

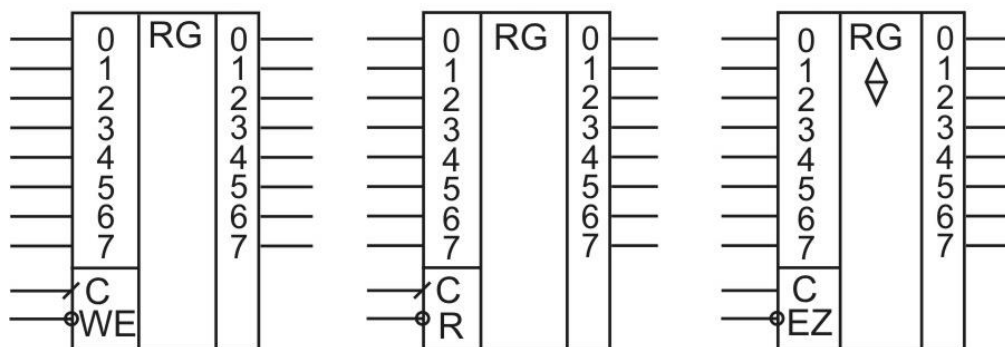
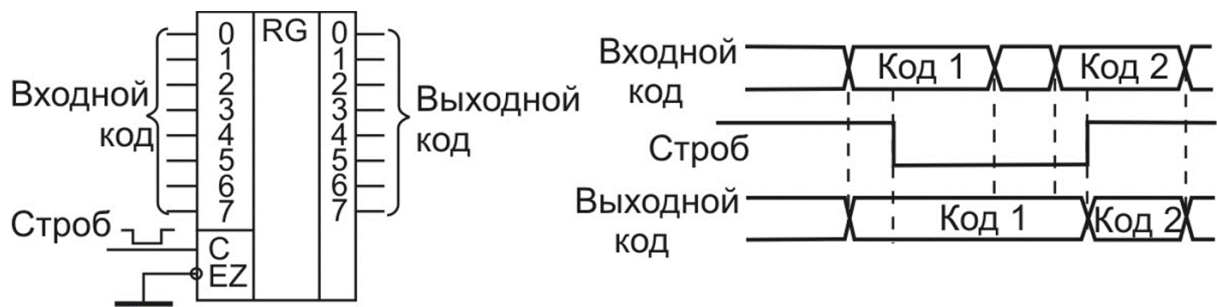


Рисунок 3 – Типи паралельних регістрів: реєстри, що тактуються та регістр-засувка



Входы			Выходы
-WE	C	D	Q
0	0→1	0	0
0	0→1	1	1
0	0	X	Не меняется
0	1	X	Не меняется
1	X	X	Не меняется

Рисунок 4 – Регістр, що тактуються



Входы			Выходы
-EZ	C	D	Q
0	1	1	1
0	1	0	0
0	0	X	Не меняется
1	X	X	Z-состояние

Рисунок 5 – Регістр-засувка

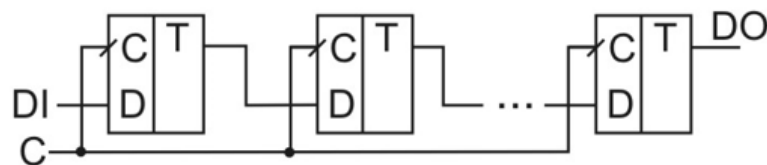


Рисунок 6 – Регістр зсуву

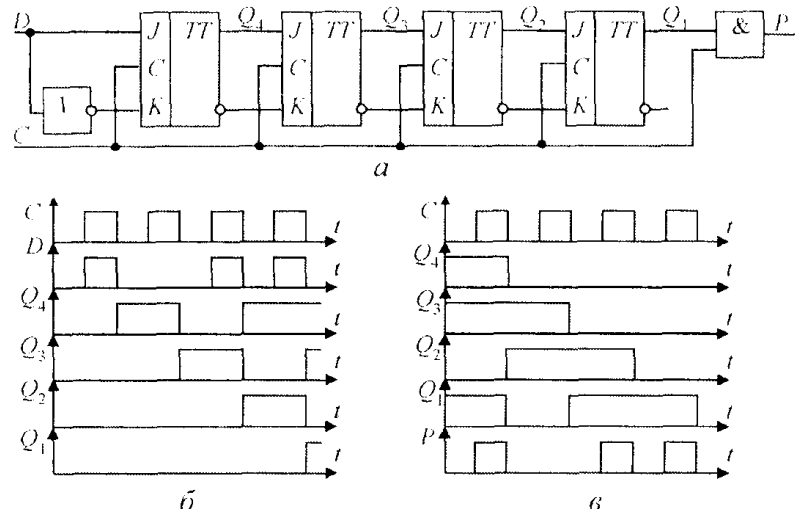


Рисунок 7 –Регістр зсуву: а – схема; б, в – перетворення послідовного коду в паралельний і навпаки

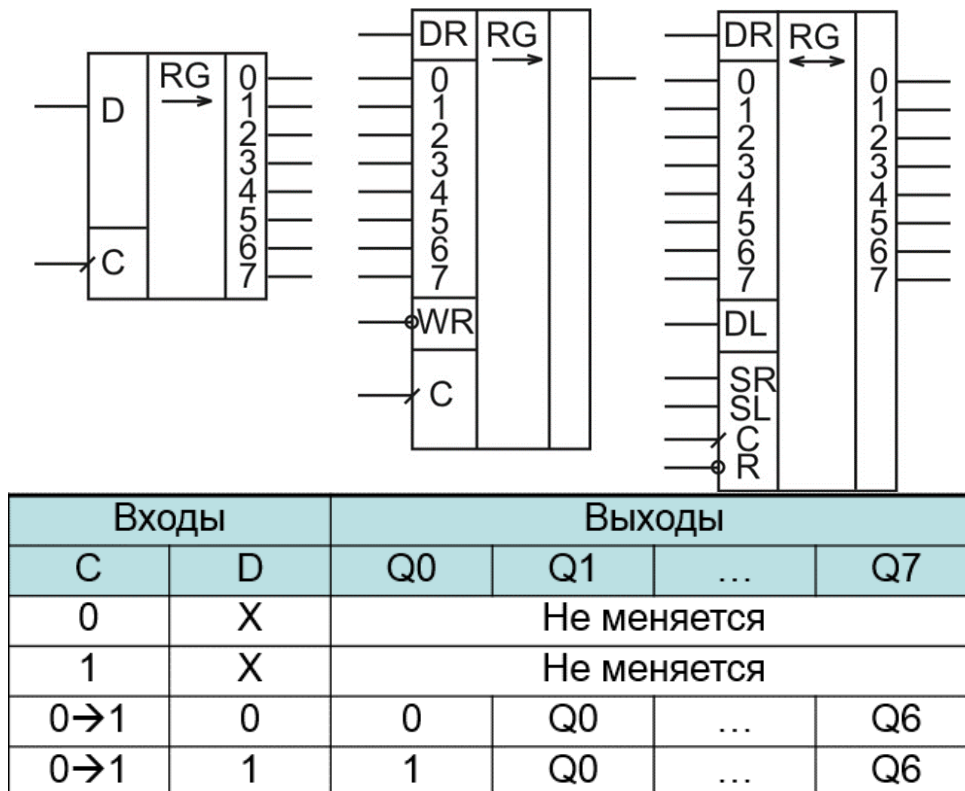


Рисунок 8 – Типи регістрів зсуву

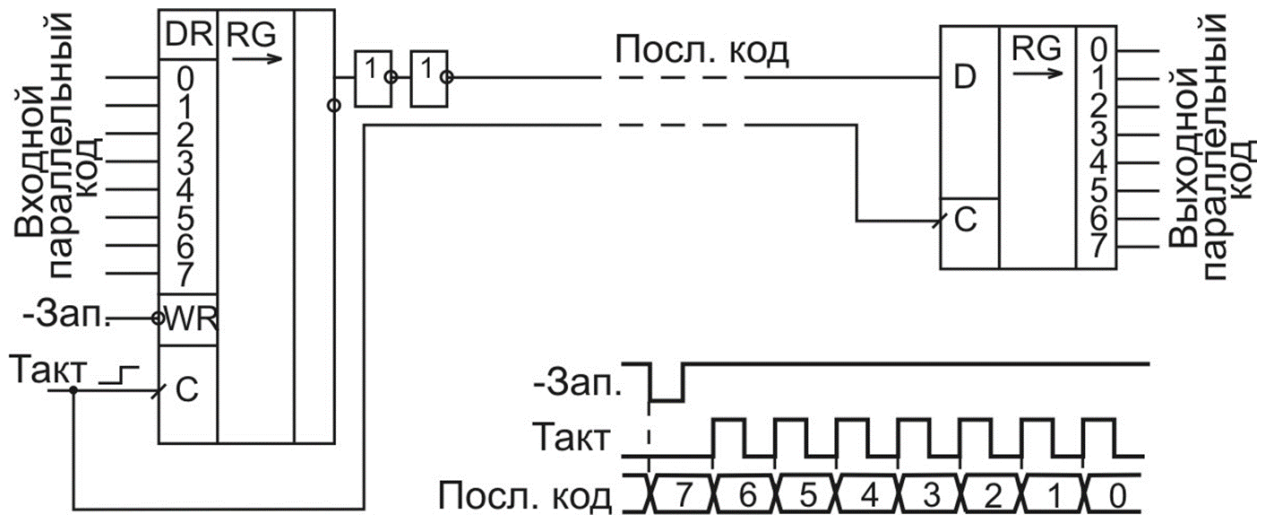


Рисунок 9 – Послідовна передача даних

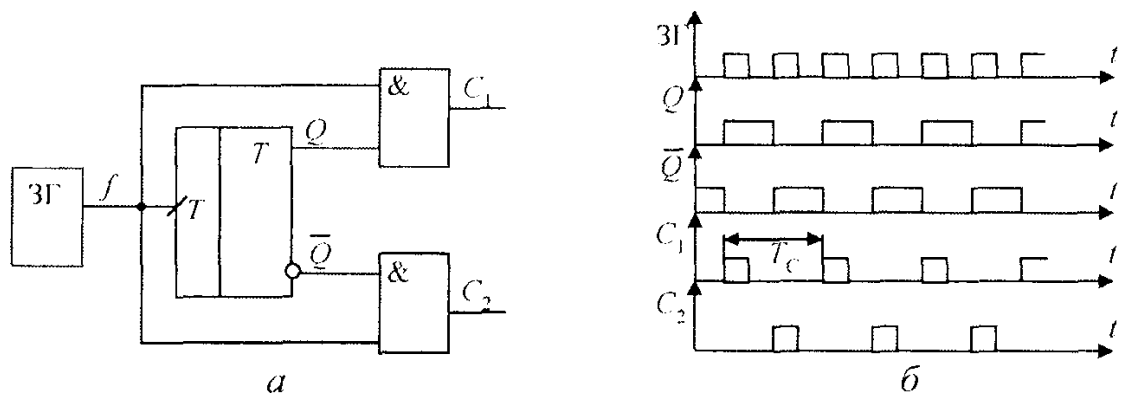


Рисунок 10 – Розподільник тактів: а - схема; б - часові діаграми

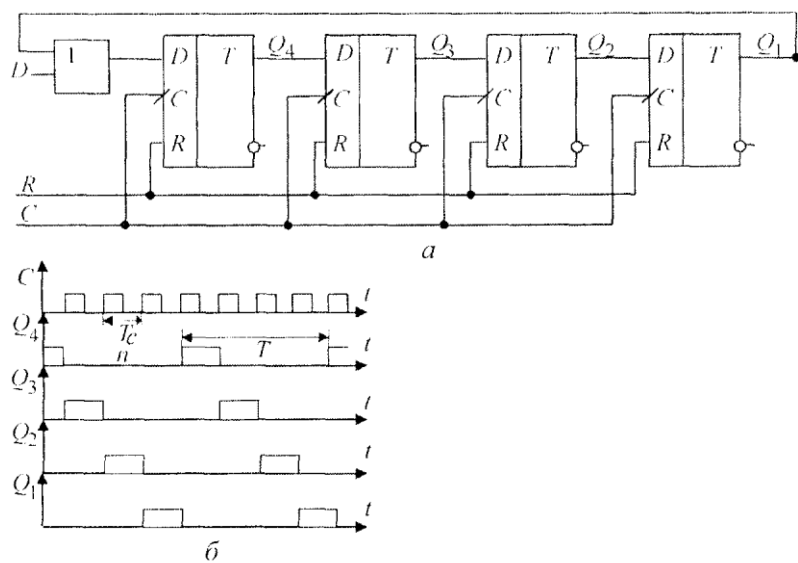


Рисунок 11– Кільцевий регістр: а – схема; б – часові діаграми

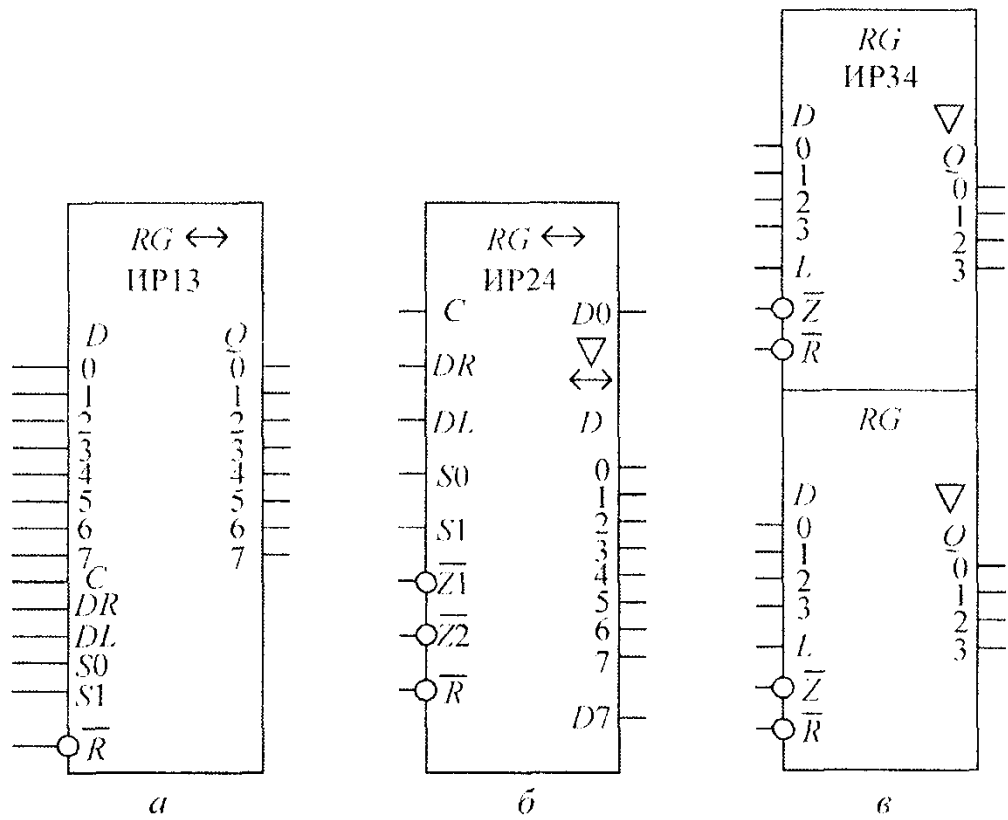


Рисунок 12 – Регістри серії КР1533: а – ИР13; б – ИР24; в – ИР34